

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2001 年 6 月 21 日 (21.06.2001)

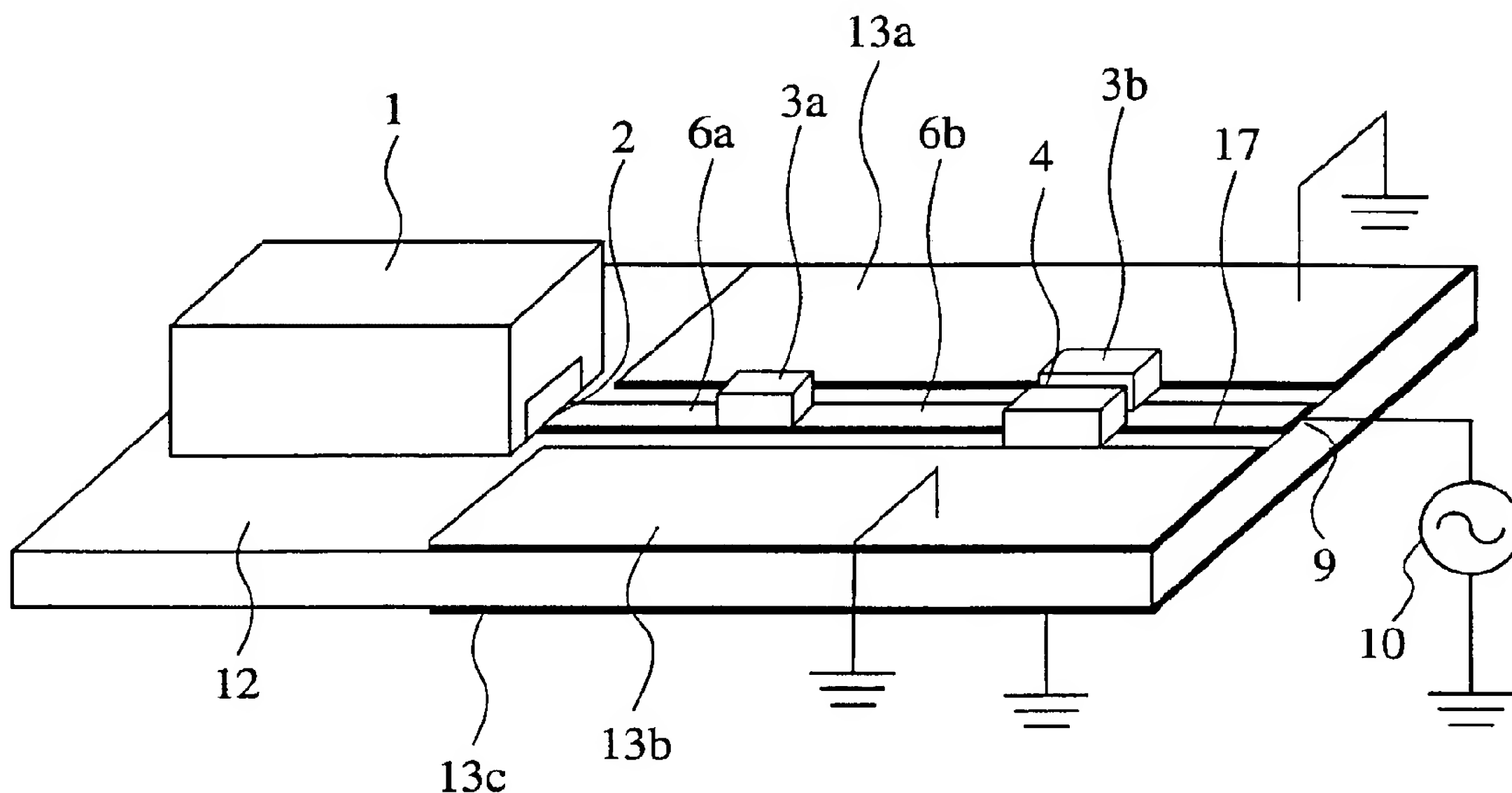
PCT

(10) 国際公開番号  
**WO 01/45204 A1**

- (51) 国際特許分類<sup>7</sup>: **H01Q 5/00, 1/38** [JP/JP]. 遠藤 勉 (ENDO, Tsutomu) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo (JP).
- (21) 国際出願番号: PCT/JP99/07030
- (22) 国際出願日: 1999 年 12 月 15 日 (15.12.1999) (74) 代理人: 弁理士 田澤博昭, 外 (TAZAWA, Hiroaki et al.); 〒100-0013 東京都千代田区霞が関三丁目7番1号 大東ビル7階 Tokyo (JP).
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語 (81) 指定国 (国内): CA, CN, IN, JP, KR, US.
- (71) 出願人 (米国を除く全ての指定国について): 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目2番3号 Tokyo (JP). (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 大和田 哲 (OHWADA, Tetsu) [JP/JP]. 宮崎 守泰 (MIYAZAKI, Moriyasu) [JP/JP]. 西野 有 (NISHINO, Tamotsu) [JP/JP].
- 添付公開書類:  
— 国際調査報告書
- 2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: IMPEDANCE MATCHING CIRCUIT AND ANTENNA USING IMPEDANCE MATCHING CIRCUIT

(54) 発明の名称: インピーダンス整合回路、およびこれを用いたアンテナ装置



(57) Abstract: One matching circuit (8-2) comprises a transmission line (6b) of a predetermined electrical length and a parallel resonance circuit (5) connected in parallel with the transmission line. The resonance circuit has a resonant frequency  $f_2$  and a predetermined susceptance at a frequency  $f_1$  lower than the frequency  $f_2$ . Another matching circuit (8-1) comprises a transmission line (6a) of a predetermined electrical length and a capacitor element (3a) connected in series with the transmission line between an input terminal (2) of an antenna (1) and the matching circuit (8-2) so that the input impedance of the antenna at the frequency  $f_2$  may match the characteristic impedance of an external circuit (10).

[続葉有]



WO 01/45204 A1



---

(57) 要約:

所定の電気長を有した伝送線路（6 b）と、周波数  $f_2$  において共振し、それよりも低い周波数  $f_1$  において所定のサセプタンス値を呈する並列共振回路（5）をその伝送線路に対して並列に接続して第2の整合回路（8 - 2）を構成し、アンテナ（1）の入力端子（2）とこの第2の整合回路との間に、所定の電気長を有する伝送線路（6 a）と、この伝送線路に直列に接続されたキャパシタンス素子（3 a）とによって形成した、周波数  $f_2$  におけるアンテナの入力インピーダンスを外部回路（10）の特性インピーダンスにインピーダンス整合させる第1の整合回路（8 - 1）を配置したものである。

## 明 細 書

## インピーダンス整合回路、およびこれを用いたアンテナ装置

## 技術分野

この発明は、主としてV H F 帯、U H F 帯、マイクロ波帯、ミリ波帯で用いられるアンテナ装置に適用されるインピーダンス整合回路、および、上記インピーダンス整合回路を適用したアンテナ装置に関するものである。

## 背景技術

第1図は、例えば日本国公開特許公報、特開平9-307331号に示された従来のインピーダンス整合回路を含むアンテナ装置の斜視図であり、第2図は第1図に示したアンテナ装置の回路図、第3図はそこで用いられているアンテナの拡大図である。これらの各図において、1は例えば第3図に示すようなチップアンテナなどによるアンテナ、2はこのアンテナ1の入力端子であり、1-2はアンテナ1の放射導体、12-2はこの放射導体1-2の外部を覆うセラミックブロックである。

3aは容量可変のキャパシタンス素子、3bは容量固定のキャパシタンス素子、4aはインダクタンス素子であり、7はそれらによって形成されるインピーダンス整合回路である。なお、上記容量可変のキャパシタンス素子3aとしては、バラクタダイオード等のアクティブ素子が用いられている。

9は当該アンテナ装置の入力端子であり、10はその入力端子9に接続された電源回路もしくはR F 回路などによる外部回路である。12はアンテナ1およびインピーダンス整合回路7が搭載される誘電体基板で

あり、1 3 a, 1 3 b, 1 3 c は誘電体基板 1 2 の表面および裏面に形成された地導体である。

また、第 4 図は上記アンテナ 1 の等価回路である。第 4 図において、2 はアンテナ 1 の入力端子、3 c はキャパシタンス素子、4 - 2 は抵抗素子、4 c はインダクタンス素子を示す。すなわち、アンテナ 1 はこれら直列に接続されたキャパシタンス素子 3 c、抵抗素子 4 - 2、およびインダクタンス素子 4 b による、直列共振回路的な動作を有する単共振アンテナである。

次に動作について説明する。

例えば、周波数  $f_1$  においてアンテナ 1 が、入力端子 2 における入力インピーダンスとして  $R_1 + jX_1$  ( $R_1$ 、 $X_1$  とも正) なる値を有しているものとする。このとき、第 2 図に示したインピーダンス整合回路 7 では、まず、キャパシタンス素子 3 a の容量値を、当該キャパシタンス素子 3 a を構成するバラクタダイオード等に印加するバイアス電圧を変化させることによって調整し、上記入力インピーダンスのリアクタンス成分  $X_1$  が 0 となるようにする。そして、直列配置されたインダクタンス素子 4 a の値と、並列配置されたキャパシタンス素子 3 b の値の適当な組み合わせにより得られるインピーダンス変成機能を利用して、入力インピーダンスの抵抗成分  $R_1$  を、外部回路 1 0 の特性インピーダンスと一致させる。これにより、周波数  $f_1$  においては反射波の発生を低減することができ、外部回路 1 0 から効率良くアンテナ 1 を動作させることが可能となる。

また、上記周波数  $f_1$  とは異なる周波数  $f_2$  において、アンテナ 1 が入力端子 2 における入力インピーダンスとして  $R_2 + jX_2$  ( $R_2$ 、 $X_2$  とも正) なる値を有し、その抵抗成分  $R_2$  の値が上記抵抗成分  $R_1$  の値と大きな差がない場合には、キャパシタンス素子 3 a に印加するバイ

アス電圧を変化させて容量値を適当な値に変えることで、周波数  $f_1$  の場合と同様に、その入力インピーダンスを外部回路 10 の特性インピーダンスにほぼ一致させることができる。このように、第 1 図のアンテナ装置は、複数の周波数においてアンテナ 1 を効率良く動作させることができる。

なお、その他にも、増幅器の入力または出力に接続されるインピーダンス整合回路について記載された文献として、日本国公開特許公報、特開平 9 - 3 2 6 6 4 8 号などがある。これは増幅器の広帯域化に関するもので、伝送線路と、オープンスタブ、ショートスタブを用いてインピーダンス整合を行うものであるが、2 つのスタブを独立なスタブとして扱い、ショートスタブの長さを整合すべき 2 つの周波数中の高い周波数において  $1/4$  波長となるように構成したものであって、それら 2 つのスタブの組み合わせを並列共振回路と見なして、整合すべき 2 つの周波数の一方において、その共振回路が並列共振するように構成するものではない。

また、本件出願人は本願とは別に、ヘリカルアンテナの非接触給電に関する特許出願（PCT/JP99/03453）も行っている。

従来のアンテナ装置は以上のように構成されているので、複数の周波数にてインピーダンス整合を行うためには、キャパシタンス素子 3 a の容量を可変とし、この容量値を適当な値に調整するようにしている。この容量値の調整は、バラクタダイオード等のアクティブ素子を用いた場合には、バイアス回路を設けて当該バラクタダイオード等に印加するバイアス電圧を調整することによって行われる。このため、バイアス回路のほかに制御回路を設ける必要があり、回路の構成が複雑になる。この回路構成の複雑化、部品点数の増加は製造コスト上昇の要因となり、さらに消費電力も多くなるなどの課題があった。なお、これらの課題は携

帯電話機等の可搬型の無線端末では特に重要である。

また、上記従来のインピーダンス整合回路 7 では、特定の入力インピーダンス特性を有するアンテナ 1 に対してのみインピーダンス整合が可能であるため、適用範囲が狭いといった課題もあった。

この発明は上記のような課題を解決するためになされたもので、さまざまなタイプの単共振型のアンテナを 2 つの周波数帯域において、もしくは、広い範囲の周波数帯域において、効率良く動作させるインピーダンス整合回路、およびこれを用いたアンテナ装置を、簡易な回路構成で低コストに提供することを目的とする。

なお、この明細書で言及している“単共振型アンテナ”は、広範な形式のアンテナの総称として用いており、特定のアンテナに限定するものではない。

#### 発明の開示

この発明は、アンテナに接続される、所定の電気長を有した伝送線路と、周波数  $f_2$  において共振し、それよりも低い周波数  $f_1$  において所定のサセプタンス値を呈する並列共振回路を、その伝送線路に対して並列に接続した第 2 の整合回路とによってインピーダンス整合回路を構成したものである。このことにより、周波数  $f_2$  でのインピーダンス整合がすでになされているアンテナにおいて、その入力端子における周波数  $f_2$  でのインピーダンス整合状態を維持したまま、周波数  $f_1$  においても外部回路の特性インピーダンス  $Z_0$  にインピーダンス整合することが可能となり、回路構成がより簡素となって、回路規模が小さくなる。また、インピーダンス整合回路の構成にアクティブ素子の制御回路が不要であるため、小形、低コスト、かつ高信頼性のアンテナ装置を実現することができるとともに、アクティブ素子がないため、2 つの周波数帯域



でインピーダンス整合を行う整合回路の低消費電力化を図ることもできる。

また、この発明は、周波数  $f_2$  におけるアンテナの入力インピーダンスを外部回路の特性インピーダンスにインピーダンス整合させるための第 1 の整合回路を、アンテナの入力端子と第 2 の整合回路との間に配置したものである。このことによって、周波数  $f_2$  でのインピーダンス整合がまだなされていないアンテナについても、周波数  $f_2$  のみならず、周波数  $f_1$  においても特性インピーダンス  $Z_0$  にインピーダンス整合することが可能となり、また、新たに配置された第 1 の整合回路は、単一の周波数に対してインピーダンス整合する回路であるから、一般にパッシブ素子や伝送線路のみで容易に構成することができるため、この発明では、アクティブな素子を用いることなくパッシブな素子のみで 2 つの周波数帯域でインピーダンス整合が可能になる。したがって、インピーダンス整合回路の回路構成を簡素化でき、さらにアクティブ素子の制御回路が不要であるため、小形、低コスト、かつ高信頼性のアンテナ装置を得られる。また、アクティブ素子がないため、2 つの周波数帯域でインピーダンス整合を行うインピーダンス整合回路の低消費電力化を図ることも可能となる。

また、この発明は、所定の電気長を有する伝送線路と、この伝送線路に直列に接続されたキャパシタンス素子とによって、第 1 の整合回路を構成したものである。このことにより、インピーダンス整合回路全体がキャパシタンス素子とインダクタンス素子、および伝送線路で構成されるため、さらに回路構成が簡素化され、小形かつ低コストにインピーダンス整合回路を製作することができる。

また、この発明は、所定の電気長を有する伝送線路と、この伝送線路に直列に接続されたインダクタンス素子とによって、第 1 の整合回路を

構成したものである。このことにより、整合回路全体がキャパシタンス素子とインダクタンス素子、および伝送線路で構成されるため、回路構成が簡素になって、小形かつ低コストにインピーダンス整合回路を製作できる。さらに第1の整合回路において直列のインダクタンス素子を用いているため、高インピーダンスな入力インピーダンス特性を呈するアンテナに対してインピーダンス整合をする場合に、回路を小形に構成することができる。

また、この発明は、所定の電気長を有する伝送線路と、この伝送線路に並列に接続され、周波数  $f_1$  において共振するとともに周波数  $f_2$  において所定のサセプタンス値を呈する並列共振回路とによって、第1の整合回路を構成したものである。このことにより、あらゆるインピーダンス特性を呈するアンテナに対して、2つの周波数帯域でインピーダンス整合を行うことが可能なインピーダンス整合回路を実現することができる。

また、この発明は、所定の電気長を有する伝送線路と、この伝送線路に接続されたショートスタブおよびオープンスタブとによって第2の整合回路を構成し、ショートスタブとオープンスタブの電気長を、その和が周波数  $f_2$  における波長の略  $1/4$ 、もしくはその奇数倍となり、かつ周波数  $f_1$  におけるサセプタンス値の和が所定のサセプタンス値となるように設定したものである。このことにより、周波数  $f_2$  におけるインピーダンス整合がすでになされているアンテナにおいて、その入力端子における周波数  $f_2$  でのインピーダンス整合状態を維持したまま、周波数  $f_1$  において特性インピーダンス  $Z_0$  にインピーダンス整合することを可能にし、また並列共振回路をオープンスタブとショートスタブの組み合わせにより構成しているため、チップ部品を用いて構成した場合に比べて、低損失なインピーダンス整合回路を構成できるとともに、チ



チップ部品が少なくなつて、製作コストの低減が図れる。

また、この発明は、所定の電気長を有する伝送線路と、その伝送線路に対して直列に接続されるリアクタンス素子とによって構成され、周波数  $f_2$  におけるアンテナの入力インピーダンスと外部回路の特性インピーダンスのインピーダンス整合を行う第1の整合回路を、アンテナの入力端子と、ショートスタブとオープンスタブによる並列共振回路を持った第2の整合回路との間に配置したものである。このことにより、周波数  $f_2$  でのインピーダンス整合がまだなされていないアンテナについても、周波数  $f_2$  のみならず、周波数  $f_1$  においても特性インピーダンス  $Z_0$  にインピーダンス整合することができ、さらに並列共振回路をオープンスタブとショートスタブの組み合わせで構成しているため、チップ部品を用いた場合に比べてインピーダンス整合回路の低損失化を図ることが可能となり、チップ部品も少なくなつて、低コストにインピーダンス整合回路を構成することができる。

また、この発明は、第1の整合回路の伝送線路と、第2の整合回路の伝送線路、ショートスタブおよびオープンスタブを、マイクロストリップ線路等の平面形伝送線路で形成するとともに、第1の整合回路のリアクタンス素子として、インタディジタルキャパシタ等の導体パターンによるキャパシタンス素子を用いたものである。このことにより、チップ素子を用いることなくマイクロストリップ線路等の平面形伝送線路のパターニングのみで回路を構成することが可能となり、低コストにインピーダンス整合回路を製作することができる。また、任意の静電容量値を持つキャパシタンス素子を精度良くかつ容易に製作することが可能となるため、より特性の良好なインピーダンス整合回路を得ることができる。

また、この発明は、所定の電気長を有する伝送線路と、この伝送線路

に接続されたショートスタブおよびオープンスタブとによって第 1 の整合回路を構成し、ショートスタブとオープンスタブの電気長を、その和が周波数  $f_1$  における波長の略  $1/4$ 、もしくはその奇数倍となり、かつ周波数  $f_2$  におけるサセプタンス値の和が所定のサセプタンス値となるように設定したものである。このことにより、あらゆるインピーダンス特性を呈するアンテナに対して、2つの周波数帯域でインピーダンス整合を行うことが可能なインピーダンス整合回路を構成することができる。

また、この発明は、所定の電気長を有する伝送線路と、この伝送線路に接続された第 1 のオープンスタブおよび第 2 のオープンスタブとによって第 2 の整合回路を構成し、第 1 のオープンスタブと第 2 のオープンスタブの電気長を、その和が周波数  $f_2$  における波長の略  $1/2$ 、もしくはその整数倍となり、かつ周波数  $f_1$  におけるサセプタンス値の和が所定のサセプタンス値となるように設定したものである。このことにより、周波数  $f_2$  でのインピーダンス整合がすでになされているアンテナにおいて、その入力端子における周波数  $f_2$  でのインピーダンス整合状態を維持したまま、周波数  $f_1$  においても特性インピーダンス  $Z_0$  にインピーダンス整合することが可能となり、さらに、ショートスタブを用いることなく並列共振回路を構成しているため、スルーホールが不要となって製作が簡単化され、低コストにインピーダンス整合回路を製作することができる。

また、この発明は、所定の電気長を有する伝送線路と、この伝送線路に接続されたリアクタンス素子によって構成され、周波数  $f_2$  におけるアンテナの入力インピーダンスと外部回路の特性インピーダンスとのインピーダンス整合を行う第 1 の整合回路を、アンテナの入力端子と、第 1 と第 2 のオープンスタブによる第 2 の整合回路との間に配置したもの

である。このことにより、周波数  $f_2$  でのインピーダンス整合がまだなされていないアンテナについても、周波数  $f_2$  のみならず、周波数  $f_1$  においても特性インピーダンス  $Z_0$  にインピーダンス整合することが可能となり、さらにショートスタブを用いることなく並列共振回路を構成しているのでスルーホールが不要となつて、簡単、かつ低コストにインピーダンス整合回路を製作することができる。

また、この発明は、第 1 の整合回路の伝送線路と、第 2 の整合回路の伝送線路、第 1 のオープンスタブおよび第 2 のオープンスタブを、マイクロストリップ線路等の平面形伝送線路で形成するとともに、第 1 の整合回路のリアクタンス素子として、インタディジタルキャパシタ等の導体パターンによるキャパシタンス素子を用いたものである。このことにより、チップ素子を用いることなくマイクロストリップ線路等の平面形伝送線路のパターニングのみで回路を構成することが可能になり、低コストにインピーダンス整合回路を製作することができる。また、任意の静電容量値を持つキャパシタンス素子を精度良くかつ容易に製作することが可能となるため、より特性の良好なインピーダンス整合回路を得ることができる。

また、この発明は、所定の電気長を有する伝送線路と、この伝送線路に接続された第 1 のオープンスタブおよび第 2 のオープンスタブとによって第 1 の整合回路を構成し、それら第 1 および第 2 のオープンスタブの電気長を、その和が周波数  $f_1$  における波長の略  $1/2$ 、もしくはその整数倍となり、かつ周波数  $f_2$  におけるサセプタンス値の和が所定のサセプタンス値となるように設定したものである。このことにより、あらゆるインピーダンス特性を呈するアンテナに対して、2つの周波数帯域でインピーダンス整合を行うことが可能なインピーダンス整合回路を構成することができる。

また、この発明は、周波数  $f_2$  におけるアンテナの入力インピーダンスと外部回路の特性インピーダンスとのインピーダンス整合を行うインピーダンス変成器を用いて第1の整合回路を構成したものである。このことにより、マイクロストリップアンテナのインピーダンス整合を、回路構成がシンプルで、低コストなインピーダンス整合回路で行うことが可能となる。

また、この発明は、中空の円筒状誘電体の内面に地導体を配置し、当該円筒状誘電体の外面には、伝送線路およびキャパシタンス素子を有して、周波数  $f_2$  におけるインピーダンス整合を行う複数の第1の整合回路と、伝送線路、および周波数  $f_2$  において共振するとともに周波数  $f_1$  にて所定のサセプタンス値を呈する並列共振回路を有して、第1の整合回路にそれぞれ接続される第2の整合回路とを、上記円筒状誘電体および地導体とともにマイクロストリップ線路を構成するストリップ導体にて形成したものである。このことにより、ストリップ導体のパターンニングのみで複数のインピーダンス整合回路を円筒状誘電体上に構成できるようになり、製作の容易化、低コスト化を図ることが可能なインピーダンス整合回路を実現することができる。

また、この発明は、第2の整合回路それぞれの並列共振回路を、伝送線路の略同一の箇所に接続された、ショートスタブおよびオープンスタブによって構成したものである。このことにより、ストリップ導体のパターンニングのみで複数のインピーダンス整合回路を円筒状誘電体上に構成することができ、製作が容易で、低コストのインピーダンス整合回路が実現できる。

また、この発明は、第2の整合回路それぞれの並列共振回路を、伝送線路の略同一の箇所に接続された、第1のオープンスタブおよび第2のオープンスタブによって構成したものである。このことにより、ショー

トスタブを形成するためのスルーホールが不要となり、より製作の容易なインピーダンス整合回路を実現することができる。

また、この発明は、その内面の一部の領域に地導体が形成された中空の円筒状誘電体の外面に、ストリップ状導体によるN個のヘリカル放射素子を螺旋状に配置するとともに、円筒状誘電体、地導体、およびストリップ導体からなるマイクロストリップ線路にて構成された第1の整合回路と第2の整合回路とによる、各ヘリカル放射素子対応のインピーダンス整合回路を円筒状誘電体の外面に配し、マイクロストリップ線路によるN分配回路によって、N個のインピーダンス整合回路を当該アンテナ装置の入力端子に、所要の分配振幅特性および分配位相特性に応じてそれぞれ接続するようにしたものである。このことにより、N個のヘリカル放射素子とインピーダンス整合回路、およびN分配回路が、円筒状誘電体の外面に一体的に構成され、アンテナ装置を含めた無線端末装置をコンパクトに構成することができる。さらに、ヘリカル放射素子がN個あり、アンテナの入力端子はN個存在するが、N分配回路を一体形成しているので、外部回路との接続を行う入力端子は1つで済むため、外部回路とのインタフェースの構造がシンプルになり、組立が容易で低コスト化が図れるばかりか、アンテナ装置の信頼性を向上させることも可能となる。

また、この発明は、各インピーダンス整合回路の並列共振回路を、伝送線路の略同一の箇所に接続された、ショートスタブおよびオープンスタブによって構成したものである。このことにより、ストリップ導体のパターンニングのみで複数のインピーダンス整合回路を円筒状誘電体上に構成することができ、製作が容易で、低コストのアンテナ装置の実現が可能となる。

また、この発明は、各インピーダンス整合回路の並列共振回路を、伝



送線路の略同一の箇所に接続された、第1のオープンスタブおよび第2のオープンスタブによって構成したものである。このことにより、ショートスタブを形成するためのスルーホールが不要となり、より製作の容易なアンテナ装置を実現することができる。

#### 図面の簡単な説明

第1図は従来のインピーダンス整合回路を含むアンテナ装置を示す斜視図である。

第2図は第1図に示すアンテナ装置の回路図である。

第3図は第1図に示すアンテナ装置に用いられるアンテナの拡大図である。

第4図は第3図に示すアンテナの等価回路を示す回路図である。

第5図はこの発明の実施の形態1によるアンテナ装置を示す斜視図である。

第6図は第5図に示すアンテナ装置の上面図である。

第7図は第5図に示すアンテナ装置の回路図である。

第8図は第7図の回路図に示す節点Aからアンテナ側をみたときのアンテナの入力インピーダンス特性を示すスミスチャートである。

第9図は第7図の回路図に示す節点Bからアンテナ側をみたときの特性を示すスミスチャートである。

第10図は第7図の回路図に示す節点Cからアンテナ側をみたときの特性を示すスミスチャートである。

第11図は第7図の回路図に示す節点Dからアンテナ側をみたときの特性を示すスミスチャートである。

第12図は並列共振回路の共振周波数近傍におけるサセプタンスの周波数特性を示す図である。



第 1 3 図は第 7 図の回路図に示す節点 E からアンテナ側をみたときの特性を示すスミスチャートである。

第 1 4 図は第 7 図の回路図に示す節点 E からアンテナのリターンロスの周波数特性を示す図である。

第 1 5 図はこの発明の実施の形態 2 によるアンテナ装置を示す斜視図である。

第 1 6 図は第 1 5 図に示すアンテナ装置の上面図である。

第 1 7 図は第 1 5 図に示すアンテナ装置の回路図である。

第 1 8 図は第 1 7 図の回路図に示す節点 A からアンテナ側をみたときのアンテナの入カインピーダンス特性を示すスミスチャートである。

第 1 9 図は第 1 7 図の回路図に示す節点 B からアンテナ側をみたときの特性を示すスミスチャートである。

第 2 0 図は第 1 7 図の回路図に示す節点 C からアンテナ側をみたときの特性を示すスミスチャートである。

第 2 1 図はこの発明の実施の形態 3 によるアンテナ装置を示す回路図である。

第 2 2 図はこの発明の実施の形態 4 によるアンテナ装置を示す回路図である。

第 2 3 図はこの発明の実施の形態 5 によるアンテナ装置を示す斜視図である。

第 2 4 図は第 2 3 図に示すアンテナ装置の上面図である。

第 2 5 図は第 2 3 図に示すアンテナ装置の回路図である。

第 2 6 図はこの発明の実施の形態 6 によるアンテナ装置を示す斜視図である。

第 2 7 図は第 2 6 図に示すアンテナ装置の上面図である。

第 2 8 図はこの発明の実施の形態 7 によるアンテナ装置を示す斜視図

である。

第 29 図は第 28 図に示すアンテナ装置の上面図である。

第 30 図は第 28 図に示すアンテナ装置の回路図である。

第 31 図はこの発明の実施の形態 8 によるアンテナ装置を示す斜視図である。

第 32 図は第 31 図に示すアンテナ装置の上面図である。

第 33 図は第 31 図に示すアンテナ装置の回路図である。

第 34 図は第 33 図の回路図に示す節点 A からアンテナ側をみたときのアンテナの入力インピーダンス特性を示すスミスチャートである。

第 35 図は第 33 図の回路図に示す節点 C からアンテナ側をみたとき特性を示すスミスチャートである。

第 36 図はこの発明の実施の形態 9 によるアンテナ装置を示す斜視図である。

第 37 図は第 36 図に示すアンテナ装置の円筒状誘電体外面を示す展開図である。

第 38 図は第 36 図に示すアンテナ装置の円筒状誘電体内面を示す展開図である。

第 39 図は第 37 図に示すアンテナ装置の整合回路部分のストリップ導体パターンを示す拡大図である。

第 40 図は実施の形態 9 によるアンテナ装置の回路図である。

第 41 図は第 40 図に示す節点 F からアンテナ側をみたときのリターンロスの周波数特性を示す図である。

第 42 図はこの発明の実施の形態 10 によるアンテナ装置を示す斜視図である。

第 43 図は第 42 図に示すアンテナ装置の円筒状誘電体外面を示す展開図である。

第 4 4 図は第 4 2 図に示すアンテナ装置の円筒状誘電体内面を示す展開図である。

第 4 5 図は第 4 3 図に示すアンテナ装置の整合回路部分のストリップ導体パターンを示す拡大図である。

第 4 6 図は実施の形態 1 0 によるアンテナ装置の回路図である。

#### 発明を実施するための最良の形態

以下、この発明をより詳細に説明するために、この発明を実施するための最良の形態について、添付の図面に従ってこれを説明する。

#### 実施の形態 1 .

第 5 図はこの発明の実施の形態 1 によるアンテナ装置を示す斜視図であり、第 6 図は第 5 図に示したアンテナ装置の上面図、第 7 図は当該アンテナ装置の回路図である。なお、第 5 図～第 7 図に示したアンテナ装置は、携帯電話機等の小型無線端末で用いられる市販のチップアンテナと、それを 2 つの周波数帯域で動作させるためのインピーダンス整合回路とを組み合わせたものであり、上記インピーダンス整合回路はコプレナ線路に、チップ素子によるキャパシタンス素子およびインダクタンス素子などのリアクタンス素子を実装することによって構成している。

これら第 5 図～第 7 図において、1 は上記チップアンテナによるアンテナであり、2 はこのアンテナ 1 の入力端子である。1 2 はこのアンテナ 1 および後述するインピーダンス整合回路 7 が搭載される誘電体基板であり、1 3 a , 1 3 b はこの誘電体基板 1 2 の表面に形成された地導体、1 3 c は同じくその裏面に形成された地導体である。1 7 はこれら誘電体基板 1 2 および地導体 1 3 a ~ 1 3 c とともに、アンテナ 1 の給電線路となるコプレナ線路を形成するコプレナ線路中心導体である。1

0 は電源回路もしくは R F 回路などによる外部回路であり、9 はこの外部回路 10 が接続される当該アンテナ装置の入力端子である。

6 a はコプレナ線路で形成され、周波数  $f_2$  において所定の電気長  $\theta_a$  を有する伝送線路であり、3 a はコプレナ線路中心導体 17 に形成されたギャップ上に設けられて回路的には直列に実装された、チップキャパシタによるキャパシタンス素子である。6 b はコプレナ線路で形成され、周波数  $f_1$  において所定の電気長  $\theta_b$  を有する伝送線路であり、3 b はコプレナ中心導体 17 と地導体 13 a の間に接続、実装されたチップキャパシタによるキャパシタンス素子、4 はコプレナ中心導体 17 と地導体 13 b の間に接続、実装されたチップインダクタによるインダクタンス素子である。5 はこのキャパシタンス素子 3 b とインダクタンス素子 4 を、コプレナ中心導体 17 の同一箇所の実装することによって形成された並列共振回路である。

ここで、この並列共振回路 5 を構成するインダクタンス素子 4 およびキャパシタンス素子 3 b の素子値は、当該並列共振回路 5 が周波数  $f_2$  において共振するとともに、周波数  $f_1$  において所定のサセプタンス値を呈するように選択されている。またこれとあわせて、伝送線路 6 b の電気長  $\theta_b$  も所要の値が選ばれている。

8-1 は上記伝送線路 6 a とキャパシタンス素子 3 a とによって構成され、アンテナ 1 の周波数  $f_2$  におけるインピーダンス整合を行う第 1 の整合回路であり、8-2 は上記伝送線路 6 b と並列共振回路 5 より構成され、周波数  $f_1$  におけるインピーダンス整合を行う第 2 の整合回路である。7 はこの第 1 の整合回路 8-1 と第 2 の整合回路 8-2 とによって構成され、2 つの周波数  $f_1$  および  $f_2$  でインピーダンス整合を行うインピーダンス整合回路である。

なお、第 7 図に示す回路図においては、後述の動作説明のため、A ~

Eとして、回路の節点を示している。

次に、このように構成された実施の形態1によるアンテナ装置の動作について説明する。

ここで、アンテナ1は直方体の誘電体ブロックの表面もしくは内部に線状導体を形成し、これを放射導体として動作する、第1図に示した従来のアンテナ装置で用いられたものと同等のものである。誘電体ブロックの誘電率による波長短縮効果と、その誘電体ブロックの表面もしくは内部に線状導体を蛇行させて、あるいは螺旋状に巻回して配置することにより、小型ながら略1/4波長の線状アンテナと類似した特性を有する。このアンテナ1の、入力端子2からみたある周波数帯域における入力インピーダンスの軌跡を、第8図のスミスチャートに示す。

ここでは、この実施の形態1によるアンテナ装置のインピーダンス整合回路7が、第8図に示した2つの周波数 $f_1$ および $f_2$ においてインピーダンス整合をするように設計されているものとして、その動作を簡単に説明する。なお、周波数 $f_1$ と $f_2$ の関係は $f_1 < f_2$ とし、また簡単のため、整合インピーダンス、すなわち外部回路10側の特性インピーダンスは、伝送線路6aおよび6bの特性インピーダンス $Z_0$ に等しいものとする。

第8図に示すインピーダンス軌跡は、第7図の回路図上の節点A（アンテナ1の入力端子2）よりアンテナ1側を見た場合の軌跡である。この節点Aに繋がれた伝送線路6aの電気長 $\theta_a$ は、節点Bでの周波数 $f_2$ におけるインピーダンスの抵抗成分が特性インピーダンス $Z_0$ に一致するまで軌跡を時計方向に回転させる値を有する。したがって、節点Bからアンテナ1側を見た場合の軌跡は第9図のスミスチャートに示すものとなる。

次に、節点Bに繋がれたキャパシタンス素子3aとしては、周波数 $f$

2において、第9図での周波数 $f_2$ におけるインピーダンスのリアクタンス成分と大きさが等しく符号が逆、すなわちマイナスのリアクタンスを与える容量値のものが用いられる。その結果、節点Cからアンテナ1側を見たときの軌跡は第10図のスミスチャートに示すものになる。ここで、周波数 $f_2$ におけるインピーダンスは特性インピーダンス $Z_0$ に一致し、インピーダンス整合がなされる。このようにして、第7図の第1の整合回路8-1によって周波数 $f_2$ におけるインピーダンス整合がなされたことになる。

次に、節点Cに繋がれた第2の整合回路8-2において、伝送線路6bは第10図における軌跡をさらに時計方向に回転させる。ここで、周波数 $f_1$ でのコンダクタンスが $1/Z_0$ と等しくなるとともに、サセプタンスがプラスの値となるように、伝送線路6bの周波数 $f_1$ における電気長 $\theta_b$ が選ばれている。その結果、節点Dにおけるインピーダンスの軌跡は、第11図のスミスチャートに示すものとなる。このとき、周波数 $f_1$ におけるサセプタンス値は規格化された値で $j b'$ とする。なお、 $j$ は虚数単位である。

ここで、並列共振回路のサセプタンス値の周波数特性を第12図に示す。なお、この第12図における周波数 $f_0$ は共振周波数である。並列共振回路は一般に、この共振周波数 $f_0$ より低い周波数帯域ではマイナスのサセプタンス値を呈し、共振周波数 $f_0$ より高い周波数帯域ではプラスのサセプタンス値を呈する。したがって、並列共振回路5は周波数 $f_2$ で共振し、 $f_1 < f_2$ であるため、周波数 $f_1$ においてはマイナスのサセプタンス値を与える。

このように、並列共振回路5は、周波数 $f_2$ において共振するとともに、周波数 $f_1$ において $-j b'$ なる値を呈するように、当該並列共振回路5を構成するキャパシタンス素子3bおよびインダクタンス素子4



の値が選ばれている。このため、接点 E（当該アンテナ装置の入力端子 9）におけるインピーダンス軌跡は第 13 図に示すものとなって、周波数  $f_1$  におけるインピーダンス整合がなされる。なお、周波数  $f_2$  において並列共振回路 5 は並列共振状態となるため、当該並列共振回路 5 はオープン状態となって、第 1 の整合回路 8-1 によるインピーダンスの整合状態は維持される。その結果、入力端子 9 における当該アンテナ装置のリターンロスの周波数特性は第 14 図に示す、周波数  $f_1$  と  $f_2$  に谷を持つ曲線となる。

なお、インダクタンス素子 4、キャパシタンス素子 3b の素子値、および伝送線路 6b の電気長  $\theta_b$  は、以下に示した、整合回路を設計するための条件式である式（1）と式（2）を連立方程式として解くことによって求めることができる。なお、式（1）および式（2）では説明を簡単にするため、線路の損失は無視している。

$$1 / (L \cdot C)^{1/2} = 2\pi \cdot f_2 \quad \dots (1)$$

$$Z_0^{-1} \cdot (Y_1 + jZ_0^{-1} \tan \theta_b) / (Z_0^{-1} + jY_1 \tan \theta_b) + j2\pi f_1 \cdot C + (j2\pi f_1 \cdot L)^{-1} = Z_0^{-1} \quad \dots (2)$$

なお、上記式（2）における  $Y_1$  は、第 7 図の節点 C からアンテナ 1 側を見たときの、周波数  $f_1$  におけるアドミタンス、すなわち、第 10 図における周波数  $f_1$  でのアドミタンスである。L、C はそれぞれインダクタンス素子 4、キャパシタンス素子 3b の素子値である。ここで、上記式（2）は複素数の方程式であるため実数部と虚数部で 2 つの方程式に分離され、上記連立方程式は 3 つの式となり、L、C、および  $\theta_b$  を 3 つの未知数として解を求めることができる。

このように、この実施の形態 1 のアンテナ装置によれば、インピーダンス整合回路 7 を伝送線路 6a、6b と、チップ素子によるキャパシタンス素子 3a、3b およびインダクタンス素子 4 にて構成しているため

、非常に簡単な回路構成ながら、異なる2つの周波数においてインピーダンス整合を行なうことができる。すなわち、この実施の形態1によるアンテナ装置によれば、2つの周波数帯域において効率の良い動作が可能になるという効果が得られる。

また、この実施の形態1のインピーダンス整合回路7は、従来のアンテナ装置で用いられるインピーダンス整合装置のようにアクティブ素子を用いて構成されていないため、アクティブ素子の制御回路が不要であり、また、それを用いたアンテナ装置は、チップアンテナ1、チップキャパシタ3a、3b、チップインダクタ4の4つのチップ部品を、コプレーナ導体パターンを形成した誘電体基板12上に実装するだけで構成することが可能となる。このように、回路構成を非常にシンプルにできることから、小形かつ低コストにインピーダンス整合回路を製作することができるようになり、またアクティブ素子がないので消費電力の点でも優位性があり、回路が簡単になるため装置の信頼性の向上も図れるなどの効果も得られる。

## 実施の形態2.

第15図はこの発明の実施の形態2によるアンテナ装置を示す斜視図であり、第16図は第15図に示したアンテナ装置の上面図、第17図は当該アンテナ装置の回路図である。なお、第15図～第17図に示したアンテナ装置は、携帯電話機等の小型無線端末で用いられる略1/2波長線状アンテナと、それを2つの周波数帯域で動作させるためのインピーダンス整合回路とを組み合わせたものであり、上記インピーダンス整合回路はコプレーナ線路に、チップ素子によるキャパシタンス素子およびインダクタンス素子などのリアクタンス素子を実装することによって構成している。

これら第15図～第17図において、1は略1/2波長線状アンテナによるアンテナであり、2はこのアンテナ1の入力端子である。また、12は誘電体基板、13a～13cは誘電体基板12の表面および裏面に形成された地導体、17は誘電体基板12および地導体13a～13cとともに、アンテナ1の給電線路となるコプレナ線路を形成するコプレナ線路中心導体、10は電源回路もしくはRF回路などによる外部回路、9はこの外部回路10が接続される当該アンテナ装置の入力端子であり、これらは第5図に同一符号を付して示した実施の形態1におけるそれらと同等の部分である。

6aはコプレナ線路で形成され、周波数 $f_2$ において電気長 $\theta_a$ を有する伝送線路であり、4aはコプレナ線路中心導体17に形成されたギャップ上に設けられて回路的には直列に実装された、チップインダクタによるインダクタンス素子である。6bはコプレナ線路で形成され、周波数 $f_1$ において電気長 $\theta_b$ を有する伝送線路であり、3はコプレナ中心導体17と地導体13aの間に接続、実装されたチップキャパシタによるキャパシタンス素子、4bはコプレナ中心導体17と地導体13bの間に接続、実装されたチップインダクタによるインダクタンス素子である。これらキャパシタンス素子3とインダクタンス素子4bは、コプレナ中心導体17の同一箇所を実装されて、並列共振回路5を形成している。

8-1は伝送線路6aとインダクタンス素子4aから構成され、周波数 $f_2$ においてアンテナ1のインピーダンス整合を行う第1の整合回路であり、8-2は伝送線路6bと並列共振回路5より構成され、周波数 $f_1$ においてインピーダンス整合を行う第2の整合回路である。7はこれら第1の整合回路8-1と第2の整合回路8-2にて構成され、2つの周波数 $f_1$ および $f_2$ でインピーダンス整合を行うインピーダンス整

合回路である。

なお、第 17 図に示す回路図においても、後述の動作説明のため、A ～ E として、回路の節点を示している。

また、並列共振回路 5 を構成するキャパシタンス素子 3 およびインダクタンス素子 4 b の素子値は、上記並列共振回路 5 が周波数  $f_2$  において共振するとともに、周波数  $f_1$  において所定のサセプタンス値を呈するように選択されている。またこれとあわせて、伝送線路 6 b の電気長  $\theta_b$  も所要の値が選ばれている。

このように、この実施の形態 2 によるアンテナ装置は、アンテナ 1 がチップアンテナから略  $1/2$  波長線状アンテナに、第 1 の整合回路 8 内の伝送線路 6 a に直列接続されたチップ素子がチップキャパシタ 3 a からチップインダクタ 4 a に代替されている点で、実施の形態 1 に示したアンテナ装置とは異なっている。

次に、このように構成された実施の形態 2 によるアンテナ装置の動作について説明する。

略  $1/2$  波長線状アンテナが用いられたアンテナ 1 の、ある周波数帯域における入力インピーダンスの軌跡を第 18 図のスミスチャートに示す。アンテナ 1 は略  $1/2$  波長線状アンテナであるため、第 18 図に示すように高インピーダンスな特性を有する。ここで、実施の形態 1 のように、直列接続された伝送線路 6 a とキャパシタンス素子 3 a の組み合わせによる第 1 の整合回路 8-1 を用いると、周波数  $f_2$  での入力インピーダンスの抵抗成分を特性インピーダンス  $Z_0$ 、かつリアクタンス成分を正とするためには、伝送線路 6 a の電気長  $\theta_a$  が大きくなってしまい、第 1 の整合回路 8-1 が大形化し、それに伴ってインピーダンス整合回路 7 も大型化するため、回路の構成上好ましくない。

そこで、この実施の形態 2 によるアンテナ装置では、第 1 の整合回路

8-1に直列接続された伝送線路6aとインダクタンス素子4aの組み合わせを用いることにより、第1の整合回路8-1を小形に構成し、インピーダンス整合回路7を小型化している。第17図に示す伝送線路6aは、節点Bでの周波数 $f_2$ におけるインピーダンスのリアクタンス成分が負、かつ抵抗成分が特性インピーダンス $Z_0$ に一致するまで軌跡を時計方向に回転させる電気長 $\theta_a$ を有する。したがって、節点Bからアンテナ1側を見た場合の軌跡は第19図のスミスチャートに示すものとなる。

次に、節点Bに繋がれたインダクタンス素子4aとしては、周波数 $f_2$ において、第19図での周波数 $f_2$ におけるインピーダンスのリアクタンス成分と絶対値が等しいリアクタンスを与えるインダクタンス値を有するものが用いられる。その結果、節点Cからアンテナ1側を見たときの軌跡は第20図のスミスチャートに示すものとなる。このようにして、第17図に示す第1の整合回路8-1によって、周波数 $f_2$ におけるインピーダンス整合がなされたことになる。

なお、これより外部回路10側の回路動作については、実施の形態1で説明した第11図～第14図に示されるものと同様であるため、ここではその説明は省略する。

また、この実施の形態2によるアンテナ装置においても、実施の形態1のアンテナ装置の場合と同様の効果が得られ、さらに、高インピーダンスな入力インピーダンス特性を呈するアンテナに対してインピーダンス整合をする場合に、回路を小形に構成することができるという効果も得られる。

### 実施の形態3.

なお、実施の形態1および実施の形態2のアンテナ装置では、第1の

整合回路 8-1 を、伝送線路 6 a とキャパシタンス素子 3 a もしくはインダクタンス素子 4 a との直列接続回路にて形成した場合について説明したが、この発明によるインピーダンス整合回路 7 は、第 1 の整合回路 8-1 の回路構成を変更することにより、多種多様なアンテナ 1 のインピーダンス整合に柔軟に対応することができる。

例えば、第 2 1 図に示すように、第 1 の整合回路 8-1 を伝送線路 6 a と、それに並列接続されたキャパシタンス素子 3 a およびインダクタンス素子 4 a による並列共振回路 5 a を用いて構成することも可能である。この第 2 1 図に示す第 1 の整合回路 8-1 において、第 1 の整合回路 8-1 の並列共振回路 5 a は周波数  $f_1$  で共振し、周波数  $f_2$  において所要のサセプタンスを呈するように、インダクタンス素子 4 a およびキャパシタンス素子 3 a の素子値を選択すればよい。これによって、第 1 の整合回路 8-1 の並列共振回路 5 a は周波数  $f_1$  においてオープンに、第 2 の整合回路 8-2 の並列共振回路 5 b は周波数  $f_2$  においてオープンになるため、直列共振回路 5 a と直列共振回路 5 b とは互いに他方のインピーダンス整合を阻害することがなく、2 つの周波数  $f_1$  ,  $f_2$  にてインピーダンス整合できる。

このように、この実施の形態 3 によるアンテナ装置に用いたインピーダンス整合回路 7 は、第 1 の整合回路 8-1 の回路構成を変更することによって、様々なインピーダンス特性を呈するアンテナ 1 に対応して、2 つの周波数  $f_1$  ,  $f_2$  においてインピーダンス整合することが可能になるという効果が得られる。

実施の形態 4 .

また、上記実施の形態 1 から実施の形態 3 においては、インピーダンス整合回路 7 を第 1 の整合回路 8-1 と第 2 の整合回路 8-2 とで構成



したものについて説明したが、第1の整合回路8-1を省略した、第2の整合回路8-2のみによるインピーダンス整合回路7を使用することもできる。第22図はそのようなこの実施の形態4によるアンテナ装置を示す回路図であり、図示のように、第1の整合回路8-1を削除して、伝送線路6と、キャパシタンス素子3およびインダクタンス素子4とによる並列共振回路5よりなる第2の整合回路8-2のみによって構成されたインピーダンス整合回路7を使用している。

第10図や第20図のスミスチャートに示すような入力インピーダンス特性がすでに得られている場合において、すでにある周波数（周波数 $f_2$ ）でインピーダンス整合が取れているアンテナにて、このインピーダンス整合が取れている周波数 $f_2$ のほかの周波数 $f_1$ においても、インピーダンス整合を図りたい場合には、第22図に示すような、第1の整合回路8-1を削除した回路構成のインピーダンス整合回路7を使用すれば良い。

以上のように、この実施の形態4によれば、周波数 $f_2$ でのインピーダンス整合がすでになされているアンテナ1を前提としているため、第1の整合回路8-1を省略することが可能となり、周波数 $f_2$ におけるインピーダンス整合状態を維持したまま、周波数 $f_1$ においてインピーダンス整合することが可能なインピーダンス整合回路7を、よりシンプルな回路で構成できるという効果が得られる。

実施の形態5.

第23図はこの発明の実施の形態5によるアンテナ装置を示す斜視図であり、第24図は第23図に示したアンテナ装置の上面図、第25図は当該アンテナ装置の回路図である。なお、第23図～第25図に示したアンテナ装置は、携帯電話機等の小型無線端末で用いられる市販のチ

ップアンテナと、それを2つの周波数帯域で動作させるためのインピーダンス整合回路とを組み合わせたものであり、上記インピーダンス整合回路は平面形伝送線路であるコプレナ線路にチップキャパシタによるキャパシタンス素子を実装することにより構成している。

これら第23図～第25図において、1はチップアンテナによるアンテナ、2はこのアンテナ1の入力端子であり、12は誘電体基板、13a～13cは誘電体基板12の表面および裏面に形成された地導体、17は誘電体基板12および地導体13a～13cとともに、アンテナ1の給電線路となるコプレナ線路を形成するコプレナ線路中心導体、10は電源回路もしくはRF回路などの外部回路、9はこの外部回路10が接続される入力端子である。なお、これらは第5図に同一符号を付して示した実施の形態1におけるそれらと同等の部分である。

6aは周波数 $f_2$ において電気長 $\theta_a$ を有した、コプレナ線路による伝送線路である。3はコプレナ線路中心導体17に形成されたギャップ上に設けられて回路的には直列に実装されたりアクタンス素子で、ここではチップキャパシタによるキャパシタンス素子が用いられている。6bは周波数 $f_1$ において電気長 $\theta_b$ を有した、コプレナ線路による伝送線路である。14は電気長 $\theta_o$ を有する、コプレナ線路によるオープンスタブ、15は電気長 $\theta_s$ を有する、コプレナ線路によるショートスタブであり、このオープンスタブ14とショートスタブ15は、コプレナ中心導体17の同一箇所に対向するように接続されている。

5-2はこれらオープンスタブ14とショートスタブ15で形成されて並列共振回路として機能する $1/4$ 波長共振回路である。ここで、この $1/4$ 波長共振回路5-2では、周波数 $f_2$ においてオープンスタブ14とショートスタブ15の電気長 $\theta_o$ および $\theta_s$ の和がほぼ $\pi/2$ 、すなわち周波数 $f_2$ における波長のほぼ $1/4$ において共振するととも

に、周波数  $f_1$  において所定のサセプタンス値を呈するようにその電気長  $\theta_o$ 、 $\theta_s$  の配分が決められている。なお、この電気長  $\theta_o$  と  $\theta_s$  の和は、周波数  $f_2$  における波長のほぼ  $1/4$  の奇数倍であればよいが、回路の小型化の観点からここでは周波数  $f_2$  における波長のほぼ  $1/4$  としている。またこれとあわせて、伝送線路 6b の電気長  $\theta_b$  も所要の値が選ばれている。

8-1 は伝送線路 6a とキャパシタンス素子 3 から構成され、周波数  $f_2$  においてアンテナ 1 のインピーダンス整合を行う第 1 の整合回路であり、8-2 は伝送線路 6b と、オープンスタブ 14 およびショートスタブ 15 からなる  $1/4$  波長共振回路 5-2 とによって構成され、周波数  $f_1$  においてインピーダンス整合を行う第 2 の整合回路である。7 はこの第 1 の整合回路 8-1 と、第 2 の整合回路 8-2 とによって構成された、2 つの周波数  $f_1$ 、 $f_2$  でインピーダンス整合を行うインピーダンス整合回路である。

16 は誘電体基板 12 の表面の地導体 13a、13b と裏面の地導体 13c とを電氣的に接続し、不要モードの伝搬を抑制するスルーホールである。

なお、第 25 図に示す回路図においては、後述の動作説明のため、A～E として、回路の節点を示している。

次に動作について説明する。

ここで、このように構成された実施の形態 5 のアンテナ装置も、実施の形態 1 のアンテナ装置とほぼ同様の動作をする。すなわち、インピーダンス整合回路 7 内の共振回路が、実施の形態 1 のアンテナ装置ではチップ素子による並列共振回路であったのに対して、この実施の形態 5 におけるアンテナ装置ではショートスタブ 15 とオープンスタブ 14 による  $1/4$  波長共振回路 5-2 で代替されている。ここで、これらショー

トスタブ 15 およびオープンスタブ 14 は伝送線路 6b に対して並列に接続されているので、この 1/4 波長共振回路 5-2 も並列共振回路として機能する。

したがって、その動作原理は実施の形態 1 によるアンテナ装置の場合とほぼ同一である。そのため、もしアンテナ 1 のインピーダンス軌跡が第 8 図に示すスミスチャートのように与えられるならば、節点 B～E においてアンテナ 1 側を見たときのインピーダンスは第 9 図～第 11 図および第 13 図のスミスチャートに示した軌跡と類似した軌跡となる。

ここで、オープンスタブ 14 の電気長  $\theta_o$  とショートスタブ 15 の電気長  $\theta_s$ 、および伝送線路 6b の電気長  $\theta_b$  は、以下の式 (3) および式 (4) の条件式を連立方程式として解くことによって求めることができる。

$$\theta_s + \theta_o = \pi / 2 \quad \dots (3)$$

$$\begin{aligned} Z_0^{-1} \cdot (Y_1 + jZ_0^{-1} \tan \theta_b) / (Z_0^{-1} + jY_1 \tan \theta_b) \\ + jZ_0 s^{-1} \tan(f_1 \cdot f_2^{-1} \cdot \theta_o) \\ - jZ_0 s^{-1} \cot(f_1 \cdot f_2^{-1} \cdot \theta_s) = Z_0^{-1} \quad \dots (4) \end{aligned}$$

ここで、上記式 (4) における  $Y_1$  は、第 25 図の節点 C からアンテナ 1 側をみたときの周波数  $f_1$  におけるアドミタンス、すなわち第 10 図に示すスミスチャートにおける周波数  $f_1$  でのアドミタンスに対応する。また  $Z_0 s$  はオープンスタブ 14 とショートスタブ 15 の特性インピーダンスである。また、式 (4) は複素数の方程式であるから実数部と虚数部で 2 つの方程式に分離される。したがって、上記の連立方程式は 3 つの式となり、 $\theta_s$ 、 $\theta_o$  および  $\theta_b$  の 3 つの電気長を未知数として解を求めることができる。

なお、上記説明では、第 1 の整合回路 8-1 において、伝送線路 6a に直列接続されるリアクタンス素子として、キャパシタンス素子 3 を用

いた場合について示したが、当該リアクタンス素子としてインダクタンス素子を用い、それを伝送線路 6 a に直列接続するようにしてもよいことはいうまでもない。

このように、この実施の形態 5 よるアンテナ装置は実施の形態 1 のアンテナ装置と同様な特徴を有しており、それと同様な効果を得ることができる。さらに、この実施の形態 5 のアンテナ装置ではインピーダンス整合回路 7 の共振回路をチップ素子ではなくスタブを用いて構成したので、チップ素子の個数が少なくなつて製作が容易になるとともに、低コストに製作できるという効果も得られる。

また、第 1 の整合回路 8 - 1 の回路構成を変更することにより、多様なアンテナ 1 のインピーダンス整合に柔軟に対応できる点で、実施の形態 1 のアンテナ装置と同様であることはいうまでもない。

#### 実施の形態 6 .

第 26 図はこの発明の実施の形態 6 によるアンテナ装置を示す斜視図であり、第 27 図は第 26 図に示したアンテナ装置の上面図である。なお、これら第 26 図、第 27 図に示したアンテナ装置は、携帯電話機等の小型無線端末で用いられる小形ヘリカルアンテナと、それを 2 つの周波数帯域で動作させるためのインピーダンス整合回路とを組み合わせたものであり、上記インピーダンス整合回路は平面形伝送線路であるマイクロストリップ線路を用いて構成している。

これら第 26 図、第 27 図において、1 は小形ヘリカルアンテナによるアンテナ、2 はアンテナ 1 の入力端子であり、12 は誘電体基板、13 は誘電体基板 12 の裏面に形成された地導体である。18 は誘電体基板 12 および地導体 13 とともに、アンテナ 1 の給電線路となるマイクロストリップ線路を形成するストリップ導体である。10 は電源回路も

しくはRF回路などの外部回路であり、9はこの外部回路10が接続される入力端子である。

6aはマイクロストリップ線路にて形成され、周波数 $f_2$ において電気長 $\theta_a$ を有する伝送線路、6bはマイクロストリップ線路にて形成され、周波数 $f_1$ において電気長 $\theta_b$ を有する伝送線路であり、22はこれら伝送線路6aと6bの間に挿入されて直列な静電容量を与える、導体パターンで形成されたキャパシタンス素子としてのインタディジタルキャパシタである。14は電気長 $\theta_o$ を有した、マイクロストリップ線路によるオープンスタブであり、15は電気長 $\theta_s$ を有した、マイクロストリップ線路によるショートスタブである。16はショートスタブ15の先端を地導体13に接続するためのスルーホールである。なお、このオープンスタブ14とショートスタブ15は、ストリップ導体18の同一箇所に対向して接続されている。

5-2はこれらオープンスタブ14とショートスタブ15で形成されて並列共振回路として機能する1/4波長共振回路である。ここで、この1/4波長共振回路5-2では、周波数 $f_2$ においてオープンスタブ14とショートスタブ15の電気長 $\theta_o$ および $\theta_s$ の和がほぼ $\pi/2$ 、すなわち周波数 $f_2$ における波長のほぼ1/4において共振するとともに、周波数 $f_1$ において所定のサセプタンス値を呈するようにその電気長 $\theta_o$ 、 $\theta_s$ の配分が決められている。この電気長 $\theta_o$ と $\theta_s$ の和は周波数 $f_2$ における波長のほぼ1/4の奇数倍であればよいが、小型化の観点から、ここでは周波数 $f_2$ における波長のほぼ1/4としている。またこれとあわせて、伝送線路6bの電気長 $\theta_b$ も所要の値が選ばれている。

したがって、この実施の形態6におけるアンテナ装置の回路図は、第25図に示した実施の形態5によるアンテナ装置のそれと同一となる。



ただし、この実施の形態 6 によるアンテナ装置の第 1 の整合回路 8 - 1 は、伝送線路 6 a と、インタディジタルキャパシタ 2 2 とによって構成され、第 2 の整合回路 8 - 2 は伝送線路 6 b と、マイクロストリップ線路によるオープンスタブ 1 4 およびショートスタブ 1 5 による  $1/4$  波長共振回路 5 - 2 とによって構成されている。

このように構成されたアンテナ装置においては、アンテナ 1 のヘリカル直径が波長に対して小さく選ばれ、かつヘリカル導体が細かいピッチで巻かれている場合には、アンテナ 1 のインピーダンス特性はおおよそ第 8 図のスミスチャートに示す特性となる。したがって、この実施の形態 6 によるアンテナ装置も、実施の形態 1 もしくは実施の形態 5 のアンテナ装置とほぼ同様に動作し、同様の効果を奏する。この場合も、オープンスタブ 1 4 およびショートスタブ 1 5 の電気長  $\theta_o$ 、 $\theta_s$  と、伝送線路 6 b の電気長  $\theta_b$  は、実施の形態 5 で示した式 (3) と式 (4) によって求めることができる。

ここで、上記説明においては、第 1 の整合回路 8 - 1 を電気長が  $\theta_a$  の伝送線路 6 a と、インタディジタルキャパシタ 2 2 とで構成したものを示したが、そのインタディジタルキャパシタ 2 2 を、オープンスタブとショートスタブで形成された  $1/4$  波長共振回路で代替し、当該  $1/4$  波長共振回路のショートスタブとオープンスタブの電気長の和が、周波数  $f_1$  における波長の略  $1/4$ 、もしくはその奇数倍となり、かつ周波数  $f_2$  におけるショートスタブとオープンスタブのサセプタンス値の和が所定のサセプタンス値となるように、それらショートスタブとオープンスタブの電気長を設定するようにしてもよい。

また、上記説明においては、アンテナ 1 の入力端子 2 と第 2 の整合回路 8 - 2 との間に、第 1 の整合回路 8 - 1 を挿入した場合について説明したが、実施の形態 4 において説明したように、この第 1 の整合回路 8

－ 1 を割愛してもよい。

このように、この実施の形態 6 のアンテナ装置は、実施の形態 1 のアンテナ装置と同様な特徴を有し、同様な効果を呈する。さらに、この実施の形態 6 によるアンテナ装置では、並列共振回路 5－2 をチップ素子ではなくマイクロストリップ線路によるオープンスタブ 14 とショートスタブ 15 を用いて構成したことに加え、第 1 の整合回路 8－1 のキャパシタンス素子としてインタディジタルキャパシタ 22 を用いているので、チップ素子が皆無となり、誘電体基板 12 上にストリップ導体 18 のパターンを形成するのみで製作することが可能となり、製作が容易になるとともに、低コストに製作できるという効果が得られる。また、任意の静電容量値を持つキャパシタンス素子を精度良くかつ容易に製作することが可能となるため、より特性の良好なインピーダンス整合回路を得ることができる。

実施の形態 7 .

第 28 図はこの発明の実施の形態 7 によるアンテナ装置を示す斜視図であり、第 29 図は第 28 図に示したアンテナ装置の上面図、第 30 図は当該アンテナ装置の回路図である。なお、これら第 28 図～第 30 図に示したアンテナ装置は、携帯電話機等の小型無線端末で用いられる小形ヘリカルアンテナと、それを 2 つの周波数帯域で動作させるためのインピーダンス整合回路とを組み合わせたものであり、上記インピーダンス整合回路は平面形伝送線路であるマイクロストリップ線路を用いて構成している。

これら第 28 図～第 30 図において、1 は小形ヘリカルアンテナによるアンテナ、2 はこのアンテナ 1 の入力端子、12 は誘電体基板、13 は誘電体基板 12 の裏面に形成された地導体、18 は誘電体基板 12 お

よび地導体 13 とともに、アンテナ 1 の給電線路となるマイクロストリップ線路を形成するストリップ導体、10 は電源回路もしくは RF 回路などによる外部回路、9 はこの外部回路 10 が接続される入力端子である。なお、これらは第 26 図に同一符号を付して示した実施の形態 6 におけるそれらと同等の部分である。

6a はマイクロストリップ線路にて形成され、周波数  $f_2$  において電気長  $\theta_a$  を有するマイクロストリップ線路による伝送線路、6b はマイクロストリップ線路にて形成され、周波数  $f_1$  において電気長  $\theta_b$  を有する伝送線路であり、22 はこれら伝送線路 6a と 6b の間に挿入されて直列な静電容量を与える、導体パターンで形成されたキャパシタンス素子としてのインタディジタルキャパシタである。14a は電気長  $\theta_o$  を有した、マイクロストリップ線路による第 1 のオープンスタブ、14b は電気長  $\theta_{so}$  を有した、マイクロストリップ線路による第 2 のオープンスタブであり、これら第 1 のオープンスタブ 14a および第 2 のオープンスタブ 14b は、ストリップ導体 18 の同一箇所に対向して接続されている。

5-3 はこれら第 1 のオープンスタブ 14a と第 2 のオープンスタブ 14b で形成されて並列共振回路として機能する  $1/2$  波長共振回路である。ここで、この  $1/2$  波長共振回路 5-3 では、周波数  $f_2$  において第 1 のオープンスタブ 14a の電気長  $\theta_o$  と第 2 のオープンスタブ 14b の電気長  $\theta_{so}$  との和がほぼ  $\pi$ 、すなわち周波数  $f_2$  における波長のほぼ  $1/2$  において共振するとともに、周波数  $f_1$  において所定のサセプタンス値を呈するようにその電気長  $\theta_o$ 、 $\theta_{so}$  の配分が決められている。なおこの電気長  $\theta_o$  と  $\theta_{so}$  の和は、周波数  $f_2$  における波長のほぼ  $1/2$  の整数倍であればよいが、回路の小型化の観点から、ここでは周波数  $f_2$  における波長のほぼ  $1/2$  としている。またこれとあわ

せて、伝送線路 6 b の電気長  $\theta$  b も所要の値が選ばれている。

8-1 は伝送線路 6 a とインタディジタルキャパシタ 2 2 によるキャパシタンス素子 3 とから構成され、周波数  $f$  2 においてアンテナ 1 のインピーダンス整合を行う第 1 の整合回路であり、8-2 は伝送線路 6 b と、マイクロストリップ線路にて形成された第 1 および第 2 のオープンスタブ 1 4 a, 1 4 b による  $1/2$  波長共振回路 5-3 とによって構成され、周波数  $f$  1 においてインピーダンス整合を行う第 2 の整合回路である。7 はこれら第 1 の整合回路 8-1 と第 2 の整合回路 8-2 によって構成された、2 つの周波数  $f$  1,  $f$  2 でインピーダンス整合を行うインピーダンス整合回路である。

なお、第 30 図に示す回路図においても、後述の動作説明のため、A ~ E として、回路の節点を示している。

次に動作について説明する。

ここで、この実施の形態 7 によるアンテナ装置も、実施の形態 6 のアンテナ装置とほぼ同様に動作し、それと同等の効果を有する。第 30 図において、第 2 の整合回路 8-2 内の並列共振回路が、実施の形態 6 ではショートスタブとオープンスタブの組み合わせによる  $1/4$  波長共振回路 5-2 となっているのに対し、この実施の形態 7 のアンテナ装置では 2 つのオープンスタブ 1 4 a, 1 4 b の組み合わせによる  $1/2$  波長共振回路 5-3 となっている。この 2 つのスタブは伝送線路 6 b に対して同一箇所では並列に接続されているので、上記  $1/2$  波長共振回路 5-3 も並列共振回路の一種と見なすことができる。

したがって、その動作原理は上記実施の形態 6 によるアンテナ装置の場合とほぼ同一である。そのため、もしアンテナ 1 のインピーダンス軌跡が第 8 図に示すスミスチャートのように与えられるならば、第 30 図の節点 B ~ E においてアンテナ 1 側を見たときのインピーダンスは、第

9 図～第 11 図および第 13 図のスミスチャートに示した軌跡と類似した軌跡となる。

ここで、第 1 のオープンスタブ 14 a の電気長  $\theta_o$  と第 2 のオープンスタブ 14 b の電気長  $\theta_{so}$ 、および伝送線路 6 b の電気長  $\theta_b$  は、以下の式 (5) と式 (6) で示す条件式を連立方程式として解くことによって求めることができる。

$$\theta_{so} + \theta_o = \pi \quad \dots (5)$$

$$\begin{aligned} Z_0^{-1} \cdot (Y_1 + jZ_0^{-1} \tan \theta_b) / (Z_0^{-1} + jY_1 \tan \theta_b) \\ + jZ_0 s^{-1} \tan(f_1 \cdot f_2^{-1} \cdot \theta_o) \\ + jZ_0 s^{-1} \tan(f_1 \cdot f_2^{-1} \cdot \theta_{so}) = Z_0^{-1} \quad \dots (6) \end{aligned}$$

なお、上記式 (6) における  $Y_1$  は、第 30 図の節点 C からアンテナ 1 側をみたときの周波数  $f_1$  におけるアドミタンスである。すなわち第 10 図における周波数  $f_1$  でのアドミタンスに対応する。また  $Z_0 s$  は各オープンスタブ 14 a, 14 b の特性インピーダンスである。なお、上記式 (6) は複素数の方程式であるから実数部と虚数部で 2 つの方程式に分離される。したがって、上記の連立方程式は 3 つの式となり、 $\theta_{so}$ 、 $\theta_o$  および  $\theta_b$  の 3 つの電気長を未知数として解を求めることができる。

なお、上記説明では、第 1 の整合回路 8-1 を電気長が  $\theta_a$  の伝送線路 6 a と、インタディジタルキャパシタ 22 とによって構成したものを示したが、そのインタディジタルキャパシタ 22 を、第 1 のオープンスタブと第 2 のオープンスタブで形成された 1/2 波長共振回路で代替し、その第 1 のオープンスタブと第 2 のオープンスタブの電気長の和が周波数  $f_1$  における波長の略 1/2、もしくはその整数倍となり、かつ周波数  $f_2$  におけるそれら 2 つのオープンスタブのサセプタンス値の和が所定のサセプタンス値となるように、それら第 1 のオープンスタブと第

2 のオープンスタブの電気長を設定するようにしてもよい。

また、上記説明においては、アンテナ 1 の入力端子 2 と第 2 の整合回路 8 - 2 との間に、第 1 の整合回路 8 - 1 を挿入した場合について説明したが、実施の形態 4 において説明したように、この第 1 の整合回路 8 - 1 を割愛してもよい。

このように、この実施の形態 7 によるアンテナ装置は、実施の形態 6 のアンテナ装置と同様な特徴を有し、同様な効果を呈する。さらに、この実施の形態 7 によるアンテナ装置では、2 つのスタブをオープンスタブのみとしてショートスタブを使用していないので、スルーホールが不要となり、より製作が容易になるとともに低コストに製作できるという効果が得られる。

#### 実施の形態 8 .

第 3 1 図はこの発明の実施の形態 8 によるアンテナ装置を示す斜視図であり、第 3 2 図は第 3 1 図に示したアンテナ装置の上面図、第 3 3 図は当該アンテナ装置の回路図である。なお、これら第 3 1 図～第 3 3 図に示したアンテナ装置は、円形マイクロストリップアンテナと、それを 2 つの周波数帯域で動作させるためのインピーダンス整合回路とを組み合わせたものであり、上記インピーダンス整合回路はマイクロストリップ線路を用いて構成している。

これら第 3 1 図～第 3 3 図において、1 は円形マイクロストリップアンテナによるアンテナであり、2 はこのアンテナ 1 の入力端子である。1 2 は誘電体基板であり、上記アンテナ 1 はこの誘電体基板 1 2 の表面に形成されている。1 3 は誘電体基板 1 2 の裏面に形成された地導体であり、1 8 は誘電体基板 1 2 および地導体 1 3 とともに、アンテナ 1 の給電線路となるマイクロストリップ線路を形成し、さらに上記アンテナ



1 をも形成するストリップ導体である。10 は電源回路もしくは RF 回路などの外部回路であり、9 はこの外部回路 10 が接続される入力端子である。

24 はマイクロストリップ線路で形成された、周波数  $f_2$  における  $1/4$  波長インピーダンス変成器であり、6 は周波数  $f_1$  において電気長  $\theta_b$  を有する、マイクロストリップ線路による伝送線路である。14a は電気長  $\theta_o$  を有する、マイクロストリップ線路による第 1 のオープンスタブであり、14b は電気長  $\theta_{so}$  を有する、マイクロストリップ線路による第 2 のオープンスタブである。これら 2 つのオープンスタブ 14a, 14b は、ストリップ導体 18 の同一箇所に対向して接続されている。

5-3 はこれら第 1 のオープンスタブ 14a と第 2 のオープンスタブ 14b で形成される  $1/2$  波長共振回路である。ここで、この  $1/2$  波長共振回路 5-3 では、周波数  $f_2$  において両オープンスタブ 14a, 14b の電気長  $\theta_o$  および  $\theta_{so}$  の和がほぼ  $\pi$ 、すなわち周波数  $f_2$  における波長のほぼ  $1/2$  において共振するとともに、周波数  $f_1$  において所定のサセプタンス値を呈するようにその電気長  $\theta_o$ ,  $\theta_{so}$  の配分が決められている。なお、この電気長  $\theta_o$  と  $\theta_{so}$  の和は、周波数  $f_2$  における波長のほぼ  $1/2$  の整数倍であればよいが、回路の小型化の観点から、ここでは周波数  $f_2$  における波長のほぼ  $1/2$  としている。またこれとあわせて、伝送線路 6b の電気長  $\theta_b$  も所要の値が選ばれている。

8-1 はマイクロストリップ線路による  $1/4$  波長インピーダンス変成器 24 にて構成され、周波数  $f_2$  においてアンテナ 1 のインピーダンス整合を行う第 1 の整合回路であり、8-2 は伝送線路 6 と、マイクロストリップ線路による第 1 のオープンスタブ 14a および第 2 のオープ

ンスタブ 1 4 b による  $1/2$  波長共振回路 5 - 3 によって構成され、周波数  $f_1$  においてインピーダンス整合を行う第 2 の整合回路である。7 はこの第 1 の整合回路 8 - 1 と第 2 の整合回路 8 - 2 とによって構成された、2 つの周波数帯域でインピーダンス整合を行うインピーダンス整合回路である。

なお、第 3 3 図に示す回路図においても、後述の動作説明のため、A ~ E として、回路の節点を示している。

次に動作について説明する。

ここで、このような円形マイクロストリップアンテナによるアンテナ 1 の入力インピーダンス特性を第 3 4 図のスミスチャートに示す。この第 3 4 図は、第 3 3 図の回路図によれば、節点 A からアンテナ 1 側を見た時の特性に相当する。一般に、このような円形マイクロストリップアンテナでは、図示のようにアンテナ 1 の入力端子 2 にマイクロストリップ線路を接続して給電する場合、第 3 4 図のような高インピーダンスな特性を示す。この第 3 4 図に示す特性は、インピーダンス整合を行う周波数の一つである周波数  $f_2$  において、リアクタンス成分が 0 となるようにアンテナ 1 のパターンの大きさが調整された結果、得られたインピーダンス特性であるものとする。

このようなアンテナ 1 に  $1/4$  波長インピーダンス変成器 2 4 を接続すると、第 3 5 図のスミスチャートに示すような特性となり、第 3 4 図の周波数  $f_2$  での抵抗成分は特性インピーダンス  $Z_0$  (規格化インピーダンスもしくは外部回路 1 0 の特性インピーダンス) に変換される。この第 3 5 図に示した特性について、周波数  $f_2$  におけるインピーダンス整合状態を維持したまま、周波数  $f_1$  においてもインピーダンス整合する動作については、実施の形態 6 の場合と同様である。

このように、この実施の形態 8 によるアンテナ装置は、実施の形態 7

のアンテナ装置と同様な特徴を有し、同様な効果を呈する。また、この実施の形態 8 によるアンテナ装置では、円形マイクロストリップアンテナの特性を考慮して、第 1 の整合回路 8-1 に  $1/4$  波長インピーダンス変成器 24 を用いているため、回路構成がシンプルであり、低コストに製造できるという効果が得られる。

実施の形態 9 .

第 36 図はこの発明の実施の形態 9 によるアンテナ装置を示す斜視図である。なお、この実施の形態 9 によるアンテナ装置は、中空の円筒状誘電体上に形成された、4 本 (N 本) のヘリカル放射素子からなる 4 線巻き (N 線巻き) ヘリカルアンテナによるアンテナと、4 本のヘリカル放射素子にそれぞれ接続されて、それらを 2 つの周波数帯域で動作させるための 4 個 (N 個) のインピーダンス整合回路と、上記 4 つのインピーダンス整合回路に接続されて、それらに対して所定の位相差を与えながらマイクロ波の分配あるいは合成を行う 4 分配回路 (N 分配回路) とを組み合わせ、アンテナと給電回路とを一体的に形成した、携帯電話機等の小型無線端末で用いられるアンテナ装置である。なお、上記各インピーダンス整合回路はマイクロストリップ線路を用いて構成した、実施の形態 6 で説明したものを用いている。

なお、第 37 図は第 36 図に示したアンテナ装置の円筒外面を示す展開図、第 38 図は同じく円筒内面を示す展開図、第 39 図は当該アンテナ装置のインピーダンス整合回路部分のストリップ導体パターンを示す拡大図であり、第 40 図は第 36 図に示したアンテナ装置の回路図である。

これら第 36 図～第 40 図において、21 は中空の円筒状誘電体である。1 は円筒状誘電体 21 の外面にストリップ状導体のパターンにて形

成された、4つのヘリカル放射素子からなるアンテナであり、2はこのアンテナ1における4つのヘリカル放射素子の入力端子である。13は円筒状誘電体21の内面の一部の領域に形成された地導体であり、この地導体13は、上記アンテナ1の4つのヘリカル放射素子が外面に形成されている領域には形成されていない。18は円筒状誘電体21および地導体13とともにマイクロストリップ線路を構成するストリップ導体である。

6aはマイクロストリップ線路で形成された、周波数 $f_2$ において電気長 $\theta_a$ を有する伝送線路である。22はこの伝送線路6aに直列に接続されたインタディジタルキャパシタであり、このインタディジタルキャパシタ22は第40図の回路図ではキャパシタンス素子3として示されている。6bはマイクロストリップ線路で形成された、周波数 $f_1$ において電気長 $\theta_b$ を有する伝送線路である。14はマイクロストリップ線路で構成された電気長 $\theta_o$ のオープンスタブ、15はマイクロストリップ線路で構成された電気長 $\theta_s$ のショートスタブである。16はショートスタブ15の先端に設けられ、ストリップ導体18を円筒状誘電体21の内面に形成された地導体13に接続するためのスルーホールである。なお、上記オープンスタブ14とショートスタブ15は、ストリップ導体18の同一箇所において対向するように接続されている。

5-2はこれらオープンスタブ14とショートスタブ15で形成されて並列共振回路として機能する1/4波長共振回路である。このオープンスタブ14とショートスタブ15の周波数 $f_2$ における電気長 $\theta_o$ と $\theta_s$ の和が、ほぼ $\pi/2$ （周波数 $f_2$ の波長のほぼ1/4）となって並列共振し、周波数 $f_1$ において所定のサセプタンス値を呈するように、その電気長 $\theta_o$ 、 $\theta_s$ の配分が決められている。なお、これら電気長 $\theta_o$ と $\theta_s$ の和は、周波数 $f_2$ における波長のほぼ1/4、あるいはその

奇数倍であればよいが、小型化の観点から、ここでは周波数  $f_2$  の波長のほぼ  $1/4$  としている。またこれとあわせて、伝送線路 6 b の電気長  $\theta_b$  も所定の値が選ばれている。

8-1 は伝送線路 6 a と、インタディジタルキャパシタ 2 2 によるキャパシタンス素子 3 とによって構成され、周波数  $f_2$  にてアンテナ 1 のインピーダンス整合を行う第 1 の整合回路である。8-2 は伝送線路 6 b と、マイクロストリップ線路によるオープンスタブ 1 4 およびショートスタブ 1 5 による  $1/4$  波長共振回路 5-2 とによって構成され、周波数  $f_1$  においてインピーダンス整合を行う第 2 の整合回路である。7 はこれら第 1 の整合回路 8-1 と第 2 の整合回路 8-2 によって構成された、2 つの周波数  $f_1$  ,  $f_2$  でインピーダンス整合を行うインピーダンス整合回路であり、このインピーダンス整合回路 7 はアンテナ 1 の各ヘリカル放射素子に対応して 4 個 (N 個) 用意されている。9 はこれら 4 つのインピーダンス整合回路 7 の入力端子である。このように、これら各インピーダンス整合回路 7 は実施の形態 6 におけるインピーダンス整合回路と同様に構成されている。

2 3 は円筒状誘電体 2 1、地導体 1 3、およびストリップ導体 1 8 からなるマイクロストリップ線路にて構成されて、それぞれ所要の分配振幅特性および分配位相特性を呈する 4 個 (N 個) の分配端子を有し、それら各分配端子が 4 個のインピーダンス整合回路 7 の各入力端子 9 にそれぞれ接続された 4 分配回路 (N 分配回路) である。この 4 分配回路 2 3 は 4 つの端子の間に略  $90^\circ$  ずつの位相差が生じるように構成されている。2 5 は 4 分配回路 2 3 の入力端子で、当該アンテナ装置の入力端子となっている。

地導体 1 3 は、上記インピーダンス整合回路 7 および 4 分配回路 2 3 を構成するマイクロストリップ線路のストリップ導体とその外面に存在



している領域に対応した、円筒状誘電体 21 の内面の領域に形成されている。10 はこのように構成されたアンテナ装置の入力端子 25 に接続される、電源回路もしくは RF 回路などによる外部回路である。

なお、第 40 図に示す回路図においても、後述の動作説明のため、A ～ F として、回路の節点を示している。

次に動作について説明する。

上記第 36 図～第 40 図に示した実施の形態 9 のアンテナ装置で用いられているアンテナ 1 は、4 分配回路 23 より  $90^\circ$  ずつの位相差をつけて、4 つのヘリカル放射素子の間に給電することにより円偏波の放射を行う。このような 4 線巻きヘリカルアンテナ 1 の放射指向性は、円筒状誘電体 21 の軸方向を中心としてブロードであり、覆域が広いため衛星携帯端末等で多く使用される。この実施の形態 9 によるアンテナ装置は、このような 4 線巻きヘリカルアンテナ 1 を 2 つの周波数帯域で使用することを可能とするものである。

すなわち、アンテナ 1 の 4 つのヘリカル放射素子は相互に結合して一体動作するため、それら 4 つのヘリカル放射素子の各入力端子 2 からアンテナ 1 側をみたときのアクティブインピーダンスが、インピーダンス整合すべき負荷インピーダンスとみなすことができる。したがって、インピーダンス整合回路 7 は、アンテナ 1 の各ヘリカル放射素子の入力端子 2 からアンテナ 1 側を見たときのアクティブインピーダンスをもとに設計される。ここで、ヘリカル放射素子の入力端子 2（節点 A）からアンテナ 1 側を見たときのアクティブインピーダンスは、第 8 図のスミスチャートに示した軌跡に類似したものであるから、インピーダンス整合回路 7 の動作としては、実施の形態 1, 5, 6 のアンテナ装置とほぼ同様のものとなる。

したがって、第 40 図の節点 B ～ E においてアンテナ 1 側を見たとき



のインピーダンスは、第 9 図～第 11 図および第 13 図のスミスチャートに示した軌跡と類似した軌跡となる。ここで、節点 E において 2 つの周波数  $f_1$ 、 $f_2$  でのインピーダンス整合がすでになされているため、節点 F からアンテナ 1 側を見たときの特性においても、それら 2 つの周波数  $f_1$ 、 $f_2$  のインピーダンス整合は維持される。その結果、節点 F における反射特性は第 41 図に示すように、周波数  $f_1$  と  $f_2$  にリターンロスの谷を持つ曲線となる。なお、この第 41 図の縦軸はリターンロスであり、横軸は周波数である。

このように、この実施の形態 9 によるアンテナ装置では、第 2 の整合回路 8-2 の並列共振回路 5-2 をチップ素子ではなくオープンスタブ 14 とショートスタブ 15 を用いて構成し、第 1 の整合回路 8-1 の直列のキャパシタンス素子 3 としてインタディジタルキャパシタ 22 を使用しているので、チップレスとなり、製作が容易になるとともに低コストに製作できるという効果がある。この点は、アンテナ装置を円筒状誘電体 21 を用いて形成するため非常に重要である。

また、この実施の形態 9 のアンテナ装置では、電波の放射を行う 4 つのヘリカル放射素子によるアンテナ 1、2 つの周波数  $f_1$ 、 $f_2$  で動作可能な 4 つのインピーダンス整合回路 7、および 4 分配回路 23 を円筒状誘電体 21 上に一体形成しており、アンテナ装置を含めた無線端末装置をコンパクトに構成することが可能となる。

さらに、アンテナ 1 には 4 つのヘリカル放射素子があり、アンテナ 1 の入力端子 2 も 4 つ存在するが、4 分配回路 23 を一体形成しているため、外部回路 10 との接続を行う当該アンテナ装置の入力端子 25 は 1 つで済む。したがって、このアンテナ装置と外部回路 10 のインタフェースの構造がシンプルになり、組立が容易で、低コストになるばかりか、信頼性の向上にもつながるなどの効果が得られる。

実施の形態 10.

第 42 図はこの発明の実施の形態 10 によるアンテナ装置を示す斜視図である。なお、この実施の形態 10 によるアンテナ装置は、中空の円筒状誘電体上に形成された、4 線巻きヘリカルアンテナによるアンテナと、4 本のヘリカル放射素子にそれぞれ接続されて、それらを 2 つの周波数帯域で動作させるための 4 つのインピーダンス整合回路と、上記各インピーダンス整合回路に接続されて、所定の位相差を与えながらマイクロ波の分配あるいは合成を行う 4 分配回路とを組み合わせ、アンテナと給電回路とを一体的に形成した、携帯電話機等の小型無線端末で用いられるアンテナ装置である。なお、上記インピーダンス整合回路はマイクロストリップ線路を用いて構成した、実施の形態 7 で説明したものをを用いている点で、上記実施の形態 9 によるアンテナ装置とは異なっている。

また、第 43 図は第 42 図に示したアンテナ装置の円筒外面を示す展開図、第 44 図は同じく円筒内面を示す展開図、第 45 図は当該アンテナ装置のインピーダンス整合回路部分のストリップ導体パターンを示す拡大図であり、第 46 図は第 42 図に示したアンテナ装置の回路図である。

これら第 42 図～第 46 図において、21 は中空の円筒状誘電体、1 は 4 つのヘリカル放射素子からなるアンテナ、2 はこのアンテナ 1 の各ヘリカル放射素子の入力端子、13 は地導体、18 は円筒状誘電体 21 および地導体 13 とともにマイクロストリップ線路を構成するストリップ導体、6a は周波数  $f_2$  において電気長  $\theta_a$  を有する伝送線路、22 は第 46 図の回路図にキャパシタンス素子 3 として示されているインタデジタルキャパシタ、6b は周波数  $f_1$  において電気長  $\theta_b$  を有する

伝送線路である。なお、これらは第 36 図～第 40 図に同一符号を付して示した実施の形態 9 のアンテナ装置におけるそれらに相当する部分である。

14a はマイクロストリップ線路で構成されて、電気長  $\theta_o$  を有する第 1 のオープンスタブであり、14b はマイクロストリップ線路で構成されて、電気長  $\theta_{so}$  を有する第 2 のオープンスタブである。上記第 1 のオープンスタブ 14a と第 2 のオープンスタブ 14b は、ストリップ導体 18 の同一箇所において対向するように接続されている。

5-3 はこれら第 1 のオープンスタブ 14a と第 2 のオープンスタブ 14b で形成されて並列共振回路として機能する  $1/2$  波長共振回路である。この第 1 のオープンスタブ 14a と第 2 のオープンスタブ 14b の周波数  $f_2$  における電気長  $\theta_o$  と  $\theta_{so}$  の和が、ほぼ  $\pi$  (周波数  $f_2$  の波長のほぼ  $1/2$ ) となって並列共振し、周波数  $f_1$  において所定のサセプタンス値を呈するように、その電気長  $\theta_o$ 、 $\theta_{so}$  の配分が決められている。なお、これら電気長  $\theta_o$  と  $\theta_{so}$  の和は、周波数  $f_2$  のほぼ  $1/2$  波長の整数倍であればよいが、小型化の観点から、ここでは周波数  $f_2$  の波長のほぼ  $1/2$  としている。またこれとあわせて、伝送線路 6b の電気長  $\theta_b$  も所定の値が選ばれている。

8-1 は伝送線路 6a と、インタディジタルキャパシタ 22 とによって構成され、周波数  $f_2$  においてアンテナ 1 のインピーダンス整合を行う第 1 の整合回路である。8-2 は伝送線路 6b と、マイクロストリップ線路による第 1 のオープンスタブ 14a および第 2 のオープンスタブ 14b による  $1/2$  波長共振回路 5-3 とによって構成され、周波数  $f_1$  においてインピーダンス整合を行う第 2 の整合回路である。7 はこれら第 1 の整合回路 8-1 と第 2 の整合回路 8-2 によって構成された、2 つの周波数  $f_1$ 、 $f_2$  でインピーダンス整合を行うインピーダンス整

合回路であり、このインピーダンス整合回路 7 はアンテナ 1 の各ヘリカル放射素子に対応して 4 個用意されている。9 はこれら 4 つのインピーダンス整合回路 7 の入力端子である。このように、これら各インピーダンス整合回路 7 は実施の形態 7 におけるインピーダンス整合回路と同様に構成されている。

2 3 は円筒状誘電体 2 1、地導体 1 3、およびストリップ導体 1 8 からなるマイクロストリップ線路にて構成されて、それぞれ所要の分配振幅特性および分配位相特性を呈する 4 個の分配端子を有し、それら各分配端子が 4 個のインピーダンス整合回路 7 の各入力端子 9 にそれぞれ接続された 4 分配回路である。この 4 分配回路 2 3 は 4 つの端子の間にほぼ  $90^\circ$  ずつの位相差が生じるように構成されている。2 5 は 4 分配回路 2 3 の入力端子で、当該アンテナ装置の入力端子となっている。

地導体 1 3 は実施の形態 9 の場合と同様に、上記インピーダンス整合回路 7 および 4 分配回路 2 3 を構成するマイクロストリップ線路のストリップ導体とその外面に配置されている領域に対応した、円筒状誘電体 2 1 の内面の領域に形成されている。1 0 はこのように構成されたアンテナ装置の入力端子 2 5 に接続される、電源回路もしくは RF 回路などによる外部回路である。

なお、第 46 図に示す回路図においても、後述の動作説明のため、A ~ F として、回路の節点を示している。

次に動作について説明する。

この実施の形態 1 0 のアンテナ装置においても、4 線巻きヘリカルアンテナ 1 の 4 つのヘリカル放射素子に対する給電は、 $90^\circ$  ずつの位相差をつけて 4 分配回路 2 3 より行われる。そのときインピーダンス整合回路 7 が、アンテナ 1 の入力インピーダンスと外部回路 1 0 の特性インピーダンスとのインピーダンス整合を行う。なお、このインピーダンス

整合回路 7 の動作は、実施の形態 9 のそれと同様である。

すなわち、この実施の形態 10 の実施の形態 9 との違いは、第 2 の整合回路 8 - 2 の並列共振回路が、後者では、オープンスタブ 1 4 とショートスタブ 1 5 の組み合わせによる  $1/4$  波長共振回路 5 - 2 であり、前者では、第 1 と第 2 のオープンスタブ 1 4 a, 1 4 b の組み合わせによる  $1/2$  波長共振回路 5 - 3 である点のみである。そのため、実施の形態 10 においても、4 個のヘリカル放射素子によるアンテナ 1 の動作は実施の形態 9 の場合と同様である。したがって、ヘリカル放射素子の入力端子 2 (接点 A) からアンテナ 1 側をみたときのアクティブインピーダンスは、第 8 図のスミスチャートに示した軌跡に類似したものとなり、第 4 6 図の節点 B ~ E においてアンテナ 1 側を見たときのインピーダンスは、実施の形態 9 の場合と同様に第 9 図 ~ 第 1 1 図および第 1 3 図のスミスチャートに示した軌跡と類似した軌跡となる。

以上のように、この実施の形態 10 によるアンテナ装置によれば、第 2 の整合回路 8 - 2 として、第 1 のオープンスタブ 1 4 a および第 2 のオープンスタブ 1 4 b による並列共振回路 5 - 3 を用いているので、ショートスタブ 1 5 を地導体 1 3 に接続するためのスルーホール 1 6 が不要となり、第 2 の整合回路 8 - 2 にオープンスタブ 1 4 とショートスタブ 1 5 による並列共振回路 5 - 2 を用いた実施の形態 9 のアンテナ装置に比べて、さらに製作が容易となり、低コストにアンテナ装置を製作できるという効果が得られる。

#### 産業上の利用可能性

以上のように、この発明に係るインピーダンス整合回路は、所定の電気長を有してアンテナに接続される伝送線路に、周波数  $f_2$  において並列共振し、それよりも低い周波数  $f_1$  において所定のサセプタンス値を



呈する並列共振回路を並列接続したもので、周波数  $f_2$  でのインピーダンス整合がすでになされているアンテナに対して、その入力端子における周波数  $f_2$  でのインピーダンス整合状態を維持したまま、周波数  $f_1$  においても外部回路の特性インピーダンス  $Z_0$  にインピーダンス整合するインピーダンス整合回路に用いて有用であり、特にその回路構成の簡素化、小規模化、低コスト化、さらには信頼性の向上、消費電力の低減などに有効である。

この発明に係るインピーダンス整合回路は、アンテナの入力端子と第2の整合回路との間に、周波数  $f_2$  におけるアンテナの入力インピーダンスを、外部回路の特性インピーダンスにインピーダンス整合させる第1の整合回路を挿入したもので、周波数  $f_2$  でのインピーダンス整合がまだなされていないアンテナについて、周波数  $f_2$  のみならず、周波数  $f_1$  においても特性インピーダンス  $Z_0$  にインピーダンス整合するインピーダンス整合回路に用いて有用であり、特にその回路構成の簡素化、小規模化、低コスト化、さらには信頼性の向上、消費電力の低減などに有効である。

この発明に係るインピーダンス整合回路は、伝送線路とこの伝送線路に直列接続されたキャパシタンス素子にて第1の整合回路を構成し、回路全体をキャパシタンス素子とインダクタンス素子、および伝送線路で形成したもので、アンテナと外部回路とのインピーダンス整合を2つの周波数にて行うインピーダンス整合回路に用いて有用であり、特に回路構成の簡素化、小形化、低コスト化に有効である。

この発明に係るインピーダンス整合回路は、伝送線路と、この伝送線路に直列接続されたインダクタンス素子により、第1の整合回路を構成したもので、高入力インピーダンス特性を呈する、略  $1/2$  波長線状アンテナなどで2つの周波数におけるインピーダンス整合を行うインピー



ダンス整合回路に用いて有用であり、特にそのようなインピーダンス整合回路の小形化に有効である。

この発明に係るインピーダンス整合回路は、伝送線路と、この伝送線路に並列接続され、周波数  $f_1$  において並列共振するとともに周波数  $f_2$  において所定のサセプタンス値を呈する並列共振回路とによって第 1 の整合回路を構成したもので、あらゆるインピーダンス特性を呈するアンテナにて、2つの周波数におけるインピーダンス整合を行うインピーダンス整合回路に用いて有用である。

この発明に係るインピーダンス整合回路は、第 2 の整合回路を、所定の電気長を有する伝送線路と、この伝送線路に接続されたショートスタブおよびオープンスタブとで構成し、そのショートスタブとオープンスタブの電気長を、その和が周波数  $f_2$  における波長の略  $1/4$ 、もしくはその奇数倍となり、かつ周波数  $f_1$  におけるサセプタンス値の和が所定のサセプタンス値となるように設定したもので、周波数  $f_2$  でのインピーダンス整合がすでになされているアンテナに対して、その入力端子における周波数  $f_2$  でのインピーダンス整合状態を維持したまま、周波数  $f_1$  においても外部回路の特性インピーダンス  $Z_0$  にインピーダンス整合する、低損失なインピーダンス整合回路に用いて有用であり、その回路構成の簡素化、小規模化、低コスト化、さらには信頼性の向上、消費電力の低減などにも有効である。

この発明に係るインピーダンス整合回路は、ショートスタブとオープンスタブによる並列共振回路を持つ第 2 の整合回路と、アンテナの入力端子との間に、所定の電気長を有する伝送線路と、その伝送線路に接続されたリアクタンス素子とによって構成され、周波数  $f_2$  におけるアンテナの入力インピーダンスと、外部回路の特性インピーダンスとのインピーダンス整合を行う第 1 の整合回路を挿入したもので、周波数  $f_2$  で

のインピーダンス整合がまだなされていないアンテナについて、周波数  $f_2$  のみならず、周波数  $f_1$  においても特性インピーダンス  $Z_0$  にインピーダンス整合する低損失なインピーダンス整合回路に用いて有用であり、特に、リアクタンス素子としてキャパシタンス素子を用いた場合には回路全体が 1 つのキャパシタンス素子と伝送線路で構成されて回路構成の簡素化に、またインダクタンス素子を用いた場合には高インピーダンスな入力インピーダンス特性を呈するアンテナのインピーダンス整合にそれぞれ有効である。

この発明に係るインピーダンス整合回路は、マイクロストリップ線路等の平面形伝送線路にて伝送線路とショートスタブおよびオープンスタブを形成するとともに、インタディジタルキャパシタ等の導体パターンによるキャパシタンス素子を、第 1 の整合回路のリアクタンス素子として用いたもので、平面形伝送線路のパターニングのみによる、低コストなインピーダンス整合回路の製作に用いて有効である。

この発明に係るインピーダンス整合回路は、第 1 の整合回路を、所定の電気長を有する伝送線路と、この伝送線路に接続されたショートスタブおよびオープンスタブとで構成し、そのショートスタブとオープンスタブの電気長を、その和が周波数  $f_1$  における波長の略  $1/4$ 、もしくはその奇数倍となり、かつ周波数  $f_2$  におけるサセプタンス値の和が所定のサセプタンス値となるように設定したもので、あらゆるインピーダンス特性を呈するアンテナに対して、2 つの周波数帯域でインピーダンス整合を行うことのできるインピーダンス整合回路の製作に用いて有効である。

この発明に係るインピーダンス整合回路は、第 2 の整合回路を、所定の電気長を有する伝送線路と、この伝送線路に接続された第 1 のオープンスタブおよび第 2 のオープンスタブとで構成し、その第 1 のオープン

スタブと第2のオープンスタブの電気長を、その和が周波数 $f_2$ における波長の略 $1/2$ 、もしくはその整数倍となり、かつ周波数 $f_1$ におけるサセプタンス値の和が所定のサセプタンス値となるように設定したもので、周波数 $f_2$ でのインピーダンス整合がすでになされているアンテナにおいて、その入力端子における周波数 $f_2$ でのインピーダンス整合状態を維持したまま、周波数 $f_1$ においても特性インピーダンス $Z_0$ にインピーダンス整合するインピーダンス整合回路に用いて有用であり、特に、オープンスタブのみで、スルーホールを用いずに並列共振回路を構成した、製作が簡単で低コストに製作できるインピーダンス整合回路の実現に有効である。

この発明に係るインピーダンス整合回路は、第1および第2のオープンスタブによる並列共振回路を持つ第2の整合回路とアンテナの入力端子との間に、所定の電気長を有する伝送線路と、その伝送線路に対して直列に接続されるリアクタンス素子とで構成され、周波数 $f_2$ におけるアンテナの入力インピーダンスと、外部回路の特性インピーダンスとのインピーダンス整合を行う第1の整合回路を配置したもので、周波数 $f_2$ でのインピーダンス整合がまだなされていないアンテナにおいて、周波数 $f_2$ のみならず、周波数 $f_1$ においても特性インピーダンス $Z_0$ にインピーダンス整合するインピーダンス整合回路に用いて有用であり、特に、リアクタンス素子としてキャパシタンス素子を用いた場合、回路全体が1つのキャパシタンス素子と伝送線路で構成されて回路構成の簡素化に、またインダクタンス素子を用いた場合、高インピーダンスな入力インピーダンス特性を呈するアンテナのインピーダンス整合にそれぞれ有効である。

この発明に係るインピーダンス整合回路は、マイクロストリップ線路等の平面形伝送線路にて伝送線路と第1および第2のオープンスタブを

形成するとともに、インタディジタルキャパシタ等の導体パターンによるキャパシタンス素子を、第1の整合回路のリアクタンス素子として用いたもので、平面形伝送線路のパターニングのみによる、低コストなインピーダンス整合回路の製作に有効であり、特に、スルーホールを用いずに並列共振回路を構成した、製作が簡単で低コストに製作できるインピーダンス整合回路の実現に有効である。

この発明に係るインピーダンス整合回路は、第1の整合回路を、所定の電気長を有する伝送線路と、この伝送線路に接続された第1および第2のオープスタブとで構成し、それら第1および第2のオープスタブの電気長を、その和が周波数 $f_1$ における波長の略 $1/2$ 、もしくはその整数倍となり、かつ周波数 $f_2$ におけるサセプタンス値の和が所定のサセプタンス値となるように設定したもので、あらゆるインピーダンス特性を呈するアンテナに対して、2つの周波数帯域でインピーダンス整合を行うことのできるインピーダンス整合回路に用いて有用であり、特に、スルーホールを用いずに並列共振回路を構成した、製作が簡単で低コストに製作できるインピーダンス整合回路の実現に有効である。

この発明に係るインピーダンス整合回路は、第1の整合回路を、周波数 $f_2$ にてアンテナの入力インピーダンスと外部回路の特性インピーダンスとのインピーダンス整合を行うインピーダンス変成器によって構成したもので、マイクロストリップアンテナのインピーダンス整合を2つの周波数にて行うインピーダンス整合回路に用いて有用である。

この発明に係るインピーダンス整合回路は、内面に地導体が形成された中空の円筒状誘電体の外面に、それら円筒状誘電体および地導体とともにマイクロストリップ線路を構成するストリップ導体によって、伝送線路およびキャパシタンス素子を有して、周波数 $f_2$ におけるインピーダンス整合を行う複数の第1の整合回路と、伝送線路および周波数 $f_2$

において共振するとともに周波数  $f_1$  で所定のサセプタンス値を呈する並列共振回路を有して、第 1 の整合回路にそれぞれ接続される第 2 の整合回路とを形成したもので、ストリップ導体のパターンニングのみで円筒状誘電体上に  $N$  個形成した、 $N$  線巻きヘリカルアンテナ用のインピーダンス整合回路に用いて有用であり、特にその製作の容易化、低コスト化などに有効である。

この発明に係るインピーダンス整合回路は、各第 2 の整合回路の並列共振回路を、伝送線路に接続されたショートスタブおよびオープンスタブによって構成したもので、インピーダンス整合回路の、平面形伝送線路のパターンニングのみによる低コストな製作に用いて有効である。

この発明に係るインピーダンス整合回路は、各第 2 の整合回路の並列共振回路を、伝送線路に接続された第 1 および第 2 のオープンスタブによって構成したもので、インピーダンス整合回路の、平面形伝送線路のパターンニングのみによる低コストな製作に用いて有用であり、特にスルーホールを用いずに並列共振回路を構成した、製作が簡単で低コストに製作できるインピーダンス整合回路の製作に有効である。

この発明に係るアンテナ装置は、その内面の一部の領域に地導体が形成された中空の円筒状誘電体の外面に、ストリップ状導体による螺旋状のヘリカル放射素子を  $N$  個配置し、円筒状誘電体および地導体とともにマイクロストリップ線路を形成するストリップ導体にて構成された、第 1 の整合回路と第 2 の整合回路とによるインピーダンス整合回路を、各ヘリカル放射素子に対応させて円筒状誘電体の外面に配置し、それら各インピーダンス整合回路を、マイクロストリップ線路による  $N$  分配回路を介して、所要の分配振幅特性および分配位相特性に応じて該アンテナ装置の入力端子にそれぞれ接続するようにしたもので、 $N$  個のヘリカル放射素子とインピーダンス整合回路、および  $N$  分配回路が、円筒状誘電



体を用いて一体に構成されたコンパクトなアンテナ装置の製作に用いて有用であり、特に、N個存在するヘリカル放射素子に対して1つの入力端子を有した、外部回路とのインタフェース構造がシンプルであり、組立が容易で製作コストも低く、信頼性も高いアンテナ装置の実現に有効である。

この発明に係るアンテナ装置は、伝送線路に接続されたショートスタブとオープンスタブによって、各インピーダンス整合回路の並列共振回路を構成したもので、複数のヘリカル放射素子およびインピーダンス整合回路、N分配回路とを、円筒状誘電体上にストリップ導体のパターンニングのみで一体的に構成した、製作が容易で、低コストのアンテナ装置の実現に有効である。

この発明に係るアンテナ装置は、伝送線路に接続された第1のオープンスタブと第2のオープンスタブとによって、各インピーダンス整合回路の並列共振回路を構成したもので、複数のヘリカル放射素子およびインピーダンス整合回路、N分配回路とを、円筒状誘電体上にストリップ導体のパターンニングのみで一体的に構成した、製作が容易で、低コストのアンテナ装置の実現に有用であり、特にスルーホールを用いずに並列共振回路を構成した、製作が簡単で低コストなインピーダンス整合回路の製作に有効である。



## 請 求 の 範 囲

1. アンテナの入力インピーダンスと、外部回路の特性インピーダンスとを、周波数  $f_1$ 、とそれよりも高い周波数  $f_2$  の 2 つの周波数帯域にて整合させるインピーダンス整合回路において、

前記周波数  $f_2$  でインピーダンス整合がなされたアンテナに接続される、所定の電気長を有した伝送線路と、

前記伝送線路に対して並列に接続されて、前記周波数  $f_2$  において共振し、前記周波数  $f_1$  において所定のサセプタンス値を呈する並列共振回路よりなる第 2 の整合回路を有することを特徴とするインピーダンス整合回路。

2. アンテナの入力端子と第 2 の整合回路との間に、

周波数  $f_2$  における、前記アンテナの入力インピーダンスと外部回路の特性インピーダンスとのインピーダンス整合を行う第 1 の整合回路を挿入したことを特徴とする請求の範囲第 1 項記載のインピーダンス整合回路。

3. 第 1 の整合回路を、

アンテナの入力端子に接続されるとともに、所定の電気長を有した伝送線路と、

前記伝送線路に対して直列に接続されたキャパシタンス素子とによって構成したことを特徴とする請求の範囲第 2 項記載のインピーダンス整合回路。

4. 第 1 の整合回路を、

アンテナの入力端子に接続されるとともに、所定の電気長を有した伝送線路と、

前記伝送線路に対して直列に接続されたインダクタンス素子とによって構成したことを特徴とする請求の範囲第2項記載のインピーダンス整合回路。

5. 第1の整合回路を、

アンテナの入力端子に接続されるとともに、所定の電気長を有した伝送線路と、

互いに並列に接続されたインダクタンス素子とキャパシタンス素子にて形成されて、周波数  $f_1$  において共振し、周波数  $f_2$  において所定のサセプタンス値を呈する、前記伝送線路に対して並列に接続された並列共振回路とによって構成したことを特徴とする請求の範囲第2項記載のインピーダンス整合回路。

6. 第2の整合回路を、

所定の電気長を有する伝送線路と、

前記伝送線路に接続されたショートスタブと、

前記伝送線路に、前記ショートスタブと略同一の箇所にて接続されたオープンスタブとで構成し、

前記ショートスタブとオープンスタブの電気長の和が周波数  $f_2$  における波長の略  $1/4$ 、もしくはその奇数倍となり、かつ周波数  $f_1$  における前記ショートスタブとオープンスタブのサセプタンス値の和が所定のサセプタンス値となるように、前記ショートスタブとオープンスタブの電気長を設定したことを特徴とする請求の範囲第1項記載のインピーダンス整合回路。

7. アンテナの入力端子と第2の整合回路との間に、

前記アンテナの入力端子に接続されるとともに、所定の電気長を有する伝送線路と、

前記伝送線路に接続されたリアクタンス素子とによって構成され、

周波数  $f_2$  における前記アンテナの入力インピーダンスと、外部回路の特性インピーダンスとのインピーダンス整合を行う第1の整合回路を挿入したことを特徴とする請求の範囲第6項記載のインピーダンス整合回路。

8. 第1の整合回路のリアクタンス素子として、伝送線路に対して直列に接続された導体パターンによるキャパシタンス素子を用いるとともに、

前記第1の整合回路の伝送線路、および第2の整合回路の伝送線路とショートスタブ、オープンスタブを、平面形伝送線路を用いて構成したことを特徴とする請求の範囲第7項記載のインピーダンス整合回路。

9. 第1の整合回路を、

アンテナの入力端子に接続されるとともに、所定の電気長を有する伝送線路と、

前記伝送線路に接続されたショートスタブと、

前記伝送線路に、前記ショートスタブと略同一の箇所にて接続されたオープンスタブとで構成し、

前記ショートスタブとオープンスタブの電気長の和が周波数  $f_1$  における波長の略  $1/4$ 、もしくはその奇数倍となり、かつ周波数  $f_2$  における前記ショートスタブとオープンスタブのサセプタンス値の和が所定

のサセプタンス値となるように前記ショートスタブとオープンスタブの電気長を設定したことを特徴とする請求の範囲第7項記載のインピーダンス整合回路。

10. 第2の整合回路を、

所定の電気長を有する伝送線路と、

前記伝送線路に接続された第1のオープンスタブと、

前記伝送線路に、前記第1のオープンスタブと略同一の箇所にて接続された第2のオープンスタブとで構成し、

前記第1のオープンスタブの電気長と第2のオープンスタブの電気長の和が、周波数  $f_2$  における波長の略  $1/2$ 、もしくはその整数倍となり、かつ周波数  $f_1$  における前記第1のオープンスタブのサセプタンス値と第2のオープンスタブのサセプタンス値の和が所定のサセプタンス値となるように、前記第1のオープンスタブと第2のオープンスタブの電気長を設定したことを特徴とする請求の範囲第1項記載のインピーダンス整合回路。

11. アンテナの入力端子と第2の整合回路との間に、

前記アンテナの入力端子に接続されるとともに、所定の電気長を有する伝送線路と、

前記伝送線路に接続されたリアクタンス素子とによって構成され、

周波数  $f_2$  における前記アンテナの入力インピーダンスと、外部回路の特性インピーダンスとのインピーダンス整合を行う第1の整合回路を挿入したことを特徴とする請求の範囲第10項記載のインピーダンス整合回路。

1 2 . 第 1 の整合回路のリアクタンス素子として、伝送線路に対して直列に接続された導体パターンによるキャパシタンス素子を用いるとともに、

前記第 1 の整合回路の伝送線路、および第 2 の整合回路の伝送線路と第 1 のオープンスタブ、第 2 のオープンスタブを、平面形伝送線路を用いて構成したことを特徴とする請求の範囲第 1 1 項記載のインピーダンス整合回路。

1 3 . 第 1 の整合回路を、

アンテナの入力端子に接続されるとともに、所定の電気長を有する伝送線路と、

前記伝送線路に接続された第 1 のオープンスタブと、

前記伝送線路に、前記第 1 のオープンスタブと略同一の箇所にて接続された第 2 のオープンスタブとで構成し、

前記第 1 のオープンスタブの電気長と第 2 のオープンスタブの電気長の和が、周波数  $f_1$  における波長の略  $1/2$ 、もしくはその整数倍となり、かつ周波数  $f_2$  における前記第 1 のオープンスタブのサセプタンス値と第 2 のオープンスタブのサセプタンス値の和が、所定のサセプタンス値となるように前記第 1 のオープンスタブと第 2 のオープンスタブの電気長を設定したことを特徴とする請求の範囲第 1 1 項記載のインピーダンス整合回路。

1 4 . アンテナの入力端子と第 2 の整合回路との間に、

マイクロストリップ線路にて形成され、周波数  $f_2$  におけるアンテナの入力インピーダンスと外部回路の特性インピーダンスとのインピーダンス整合を行うインピーダンス変成器で形成した第 1 の整合回路を挿入

したことを特徴とする請求の範囲第10項記載のインピーダンス整合回路。

15. 中空の円筒状誘電体と、

前記円筒状誘電体の円筒内面に形成された地導体と、

前記円筒状誘電体を介して前記地導体とともにマイクロストリップ線路を構成するストリップ導体にて形成され、伝送線路およびキャパシタンス素子を有して周波数 $f_2$ におけるインピーダンス整合を行う、前記円筒状誘電体の円筒外面に配置された複数の第1の整合回路と、

前記円筒状誘電体の円筒外面に前記ストリップ導体にて形成され、伝送線路および周波数 $f_2$ にて共振するとともに周波数 $f_1$ にて所定のサセプタンス値を呈する並列共振回路を有して、前記第1の整合回路にそれぞれ接続される複数の第2の整合回路とを備えたインピーダンス整合回路。

16. 並列共振回路を、

伝送線路に接続されたショートスタブと、

前記伝送線路に、前記ショートスタブと略同一の箇所にて接続されたオープンスタブとで構成したことを特徴とする請求の範囲第15項記載のインピーダンス整合回路。

17. 並列共振回路を、

伝送線路に接続された第1のオープンスタブと、

前記伝送線路に、前記第1のオープンスタブと略同一の箇所にて接続された第2のオープンスタブとで構成したことを特徴とする請求の範囲第15項記載のインピーダンス整合回路。



## 18. 中空の円筒状誘電体と、

ストリップ状導体にて形成され、前記円筒状誘電体の円筒外面に螺旋状に巻き付けられてなるN個のヘリカル放射素子と、

前記円筒状誘電体の円筒内面の一部の領域に形成された地導体と、

前記円筒状誘電体の円筒外面に形成され、前記円筒状誘電体を介して前記地導体とともにマイクロストリップ線路を構成して、前記各ヘリカル放射素子への給電線路を構成するストリップ導体と、

前記ストリップ導体にて形成され、伝送線路とキャパシタンス素子とを有して、周波数 $f_2$ におけるインピーダンス整合を行う第1の整合回路と、前記ストリップ導体にて形成され、送線路と周波数 $f_2$ にて共振するとともに周波数 $f_1$ にて所定のサセプタンス値を呈する並列共振回路とを有して、前記第1の整合回路に接続される第2の整合回路とを備えて、前記ヘリカル放射素子にそれぞれ接続されるN個のインピーダンス整合回路と、

前記ストリップ導体によって構成されて、所要の分配振幅特性および分配位相特性を呈するN個の分配端子を有し、それら各分配端子が前記N個のインピーダンス整合回路の入力端子にそれぞれ接続されたN分配回路とからなるアンテナ装置。

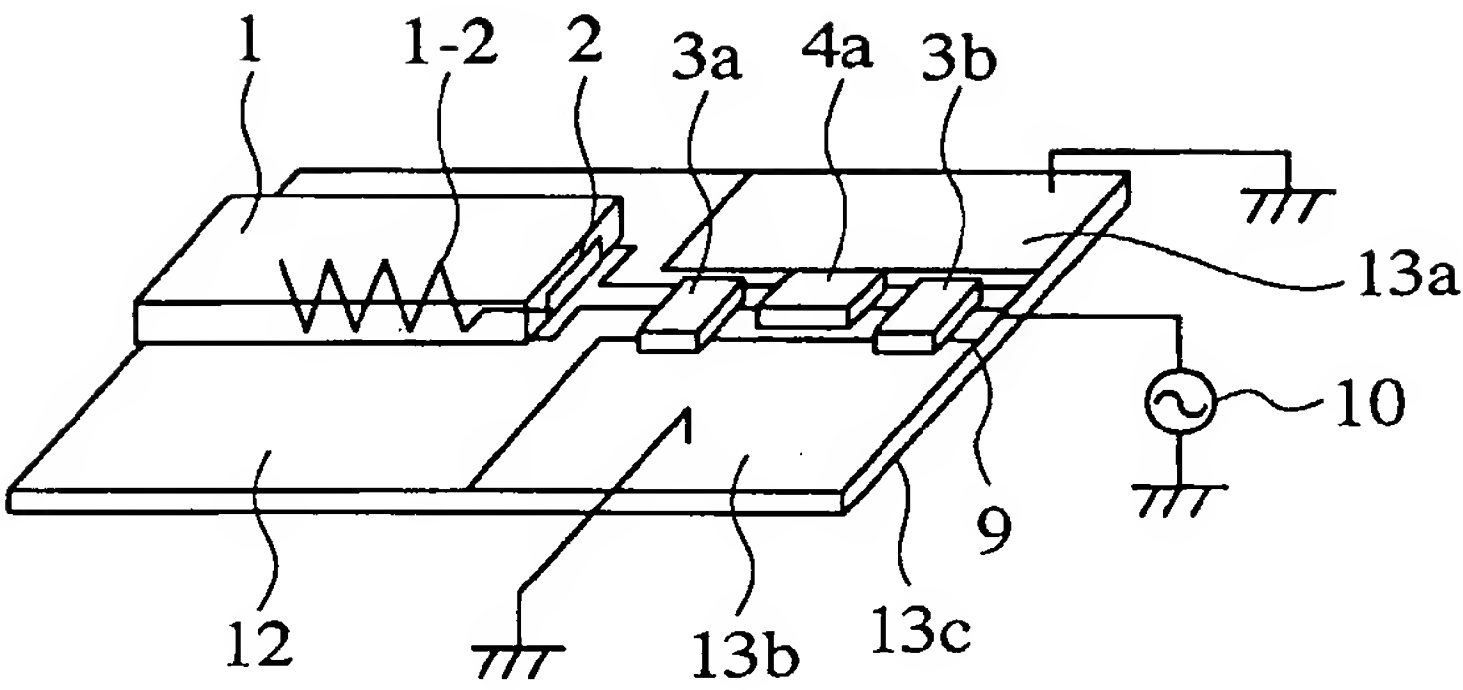
## 19. インピーダンス整合回路の並列共振回路を、

伝送線路に接続されたショートスタブと、

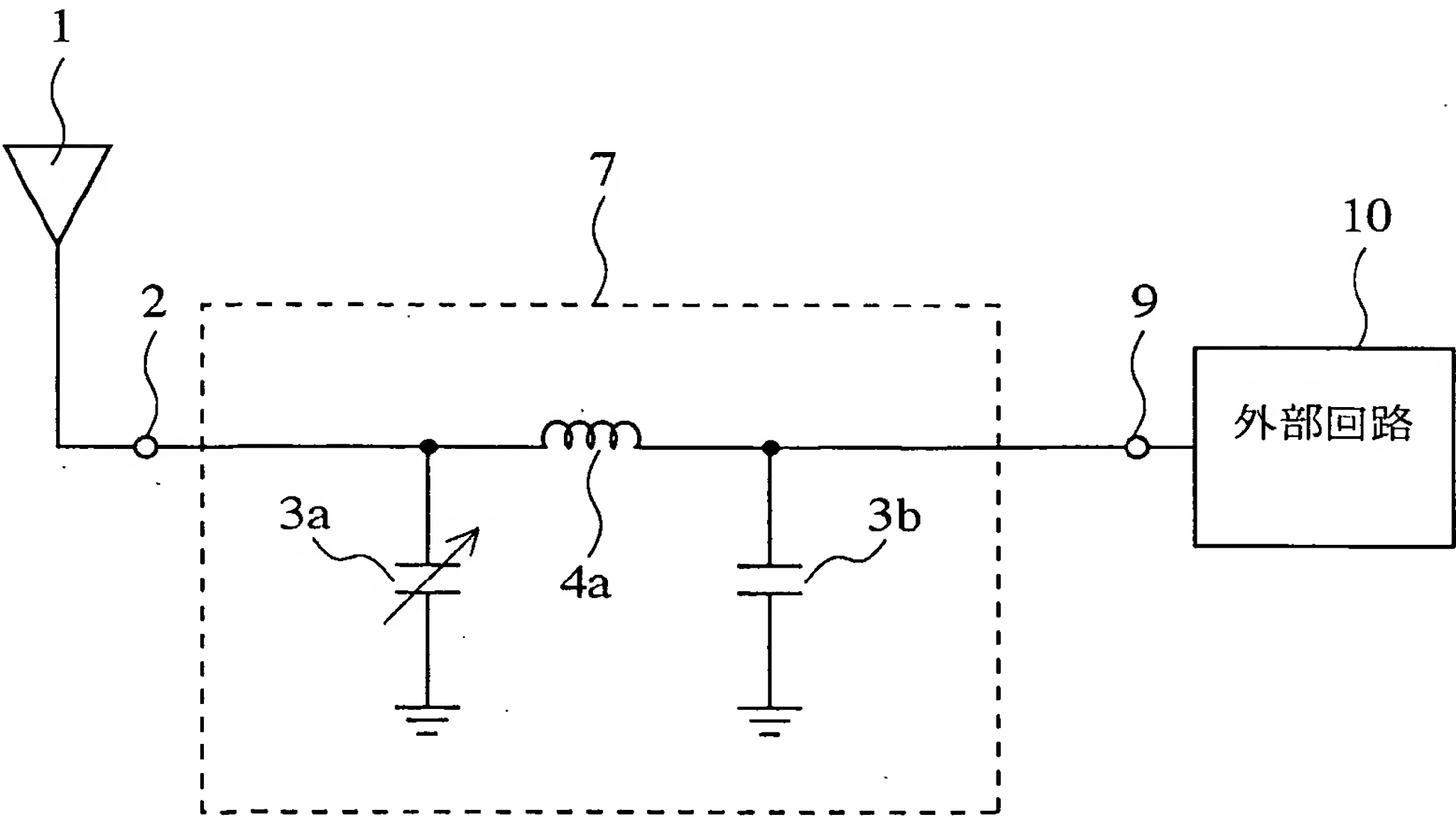
前記伝送線路に、前記ショートスタブと略同一の箇所にて接続されたオープンスタブとで構成したことを特徴とする請求の範囲第18項記載のアンテナ装置。

20. インピーダンス整合回路の並列共振回路を、  
伝送線路に接続された第1のオープンスタブと、  
前記伝送線路に、前記第1のオープンスタブと略同一の箇所にて接続  
された第2のオープンスタブとで構成したことを特徴とする請求の範囲  
第18項記載のアンテナ装置。

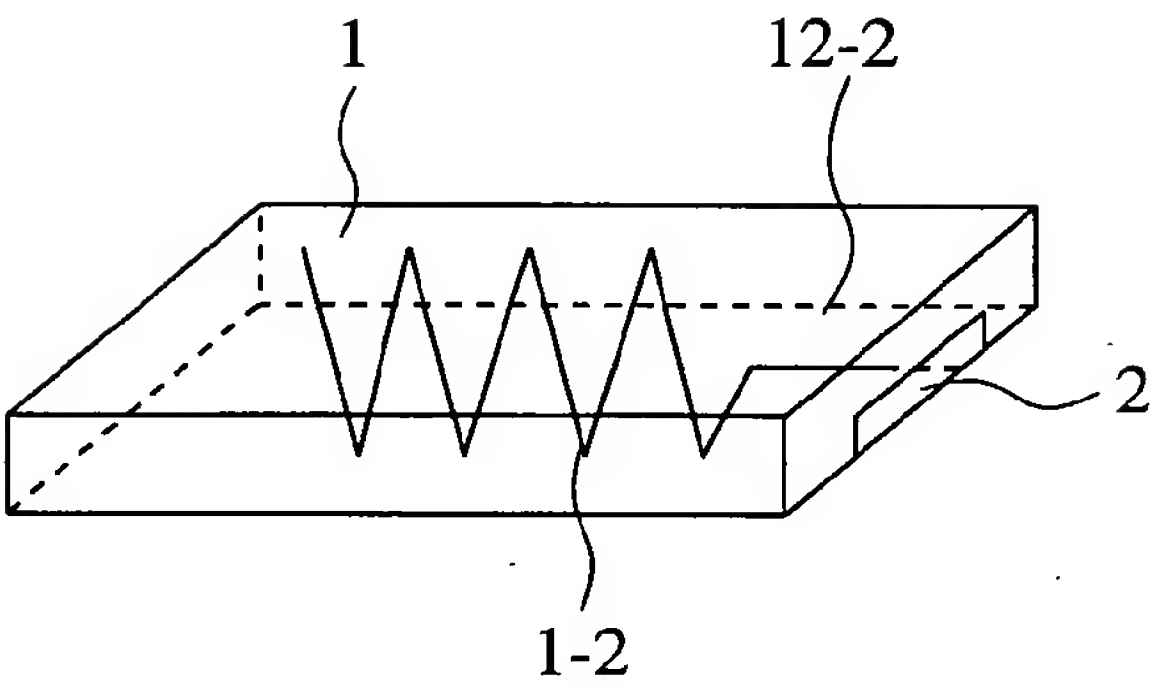
第1図



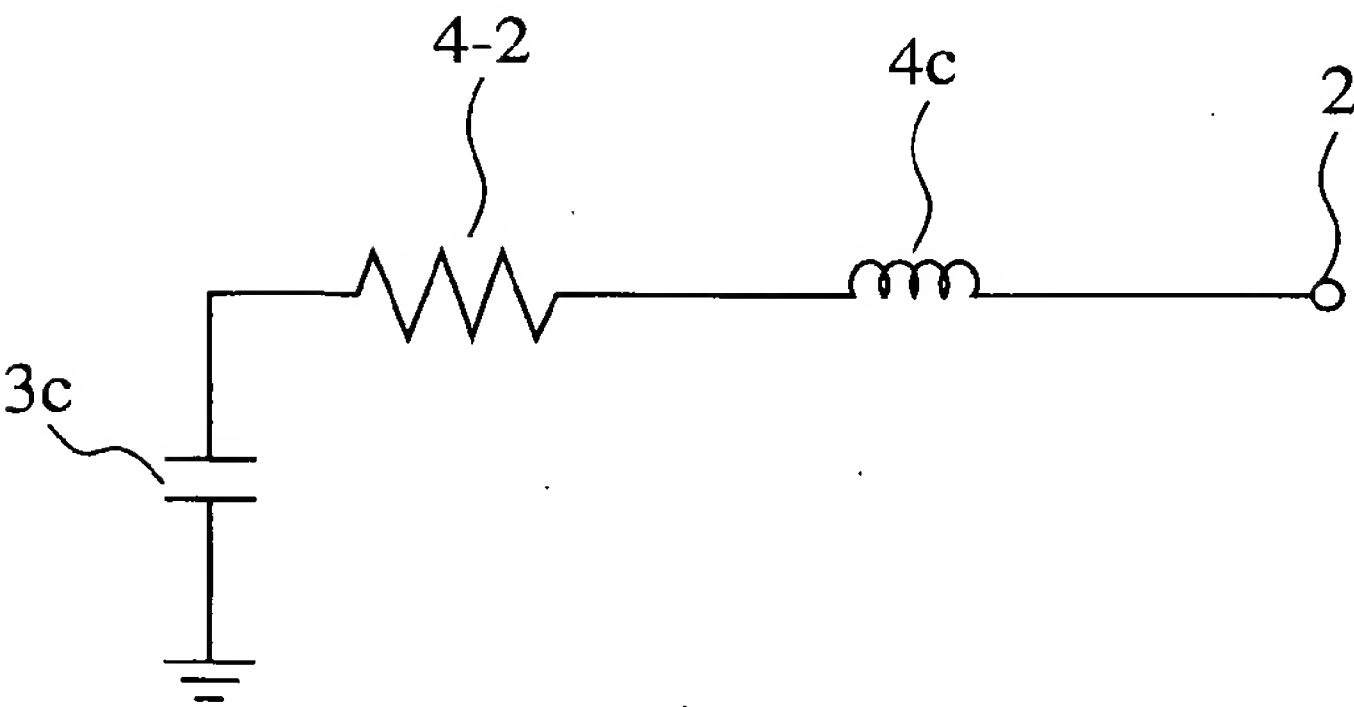
第2図



第3図

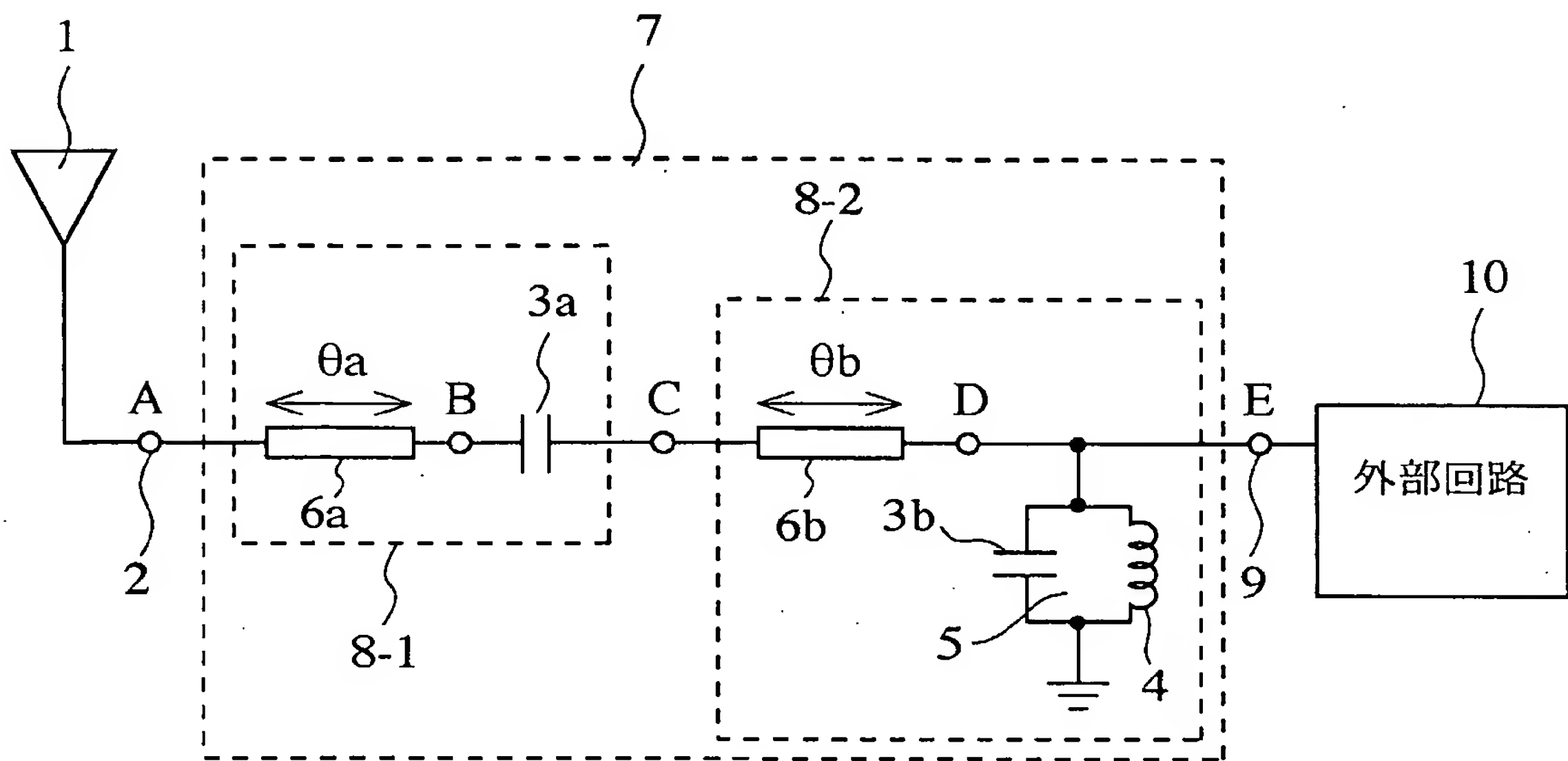


第4図

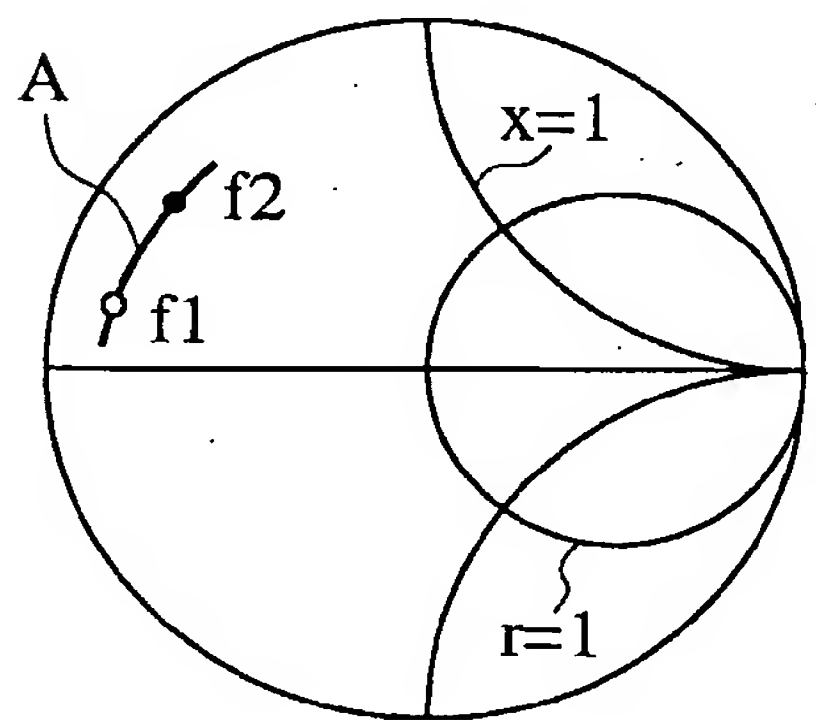




第7図

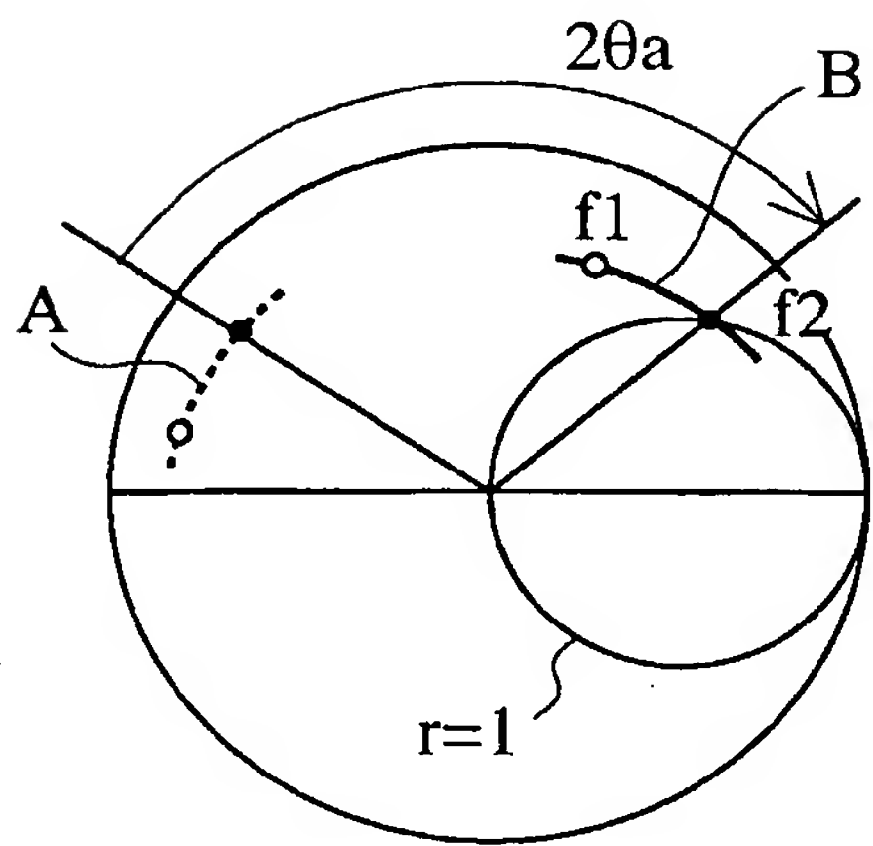


第8図

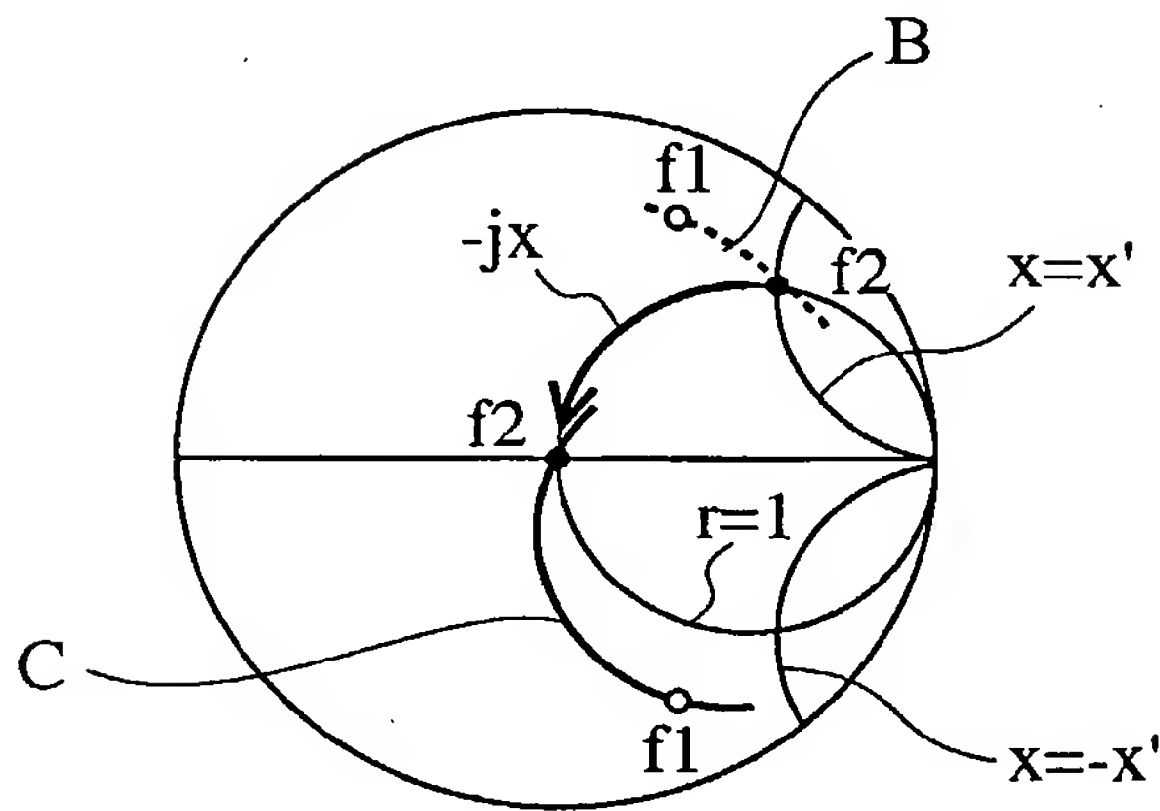




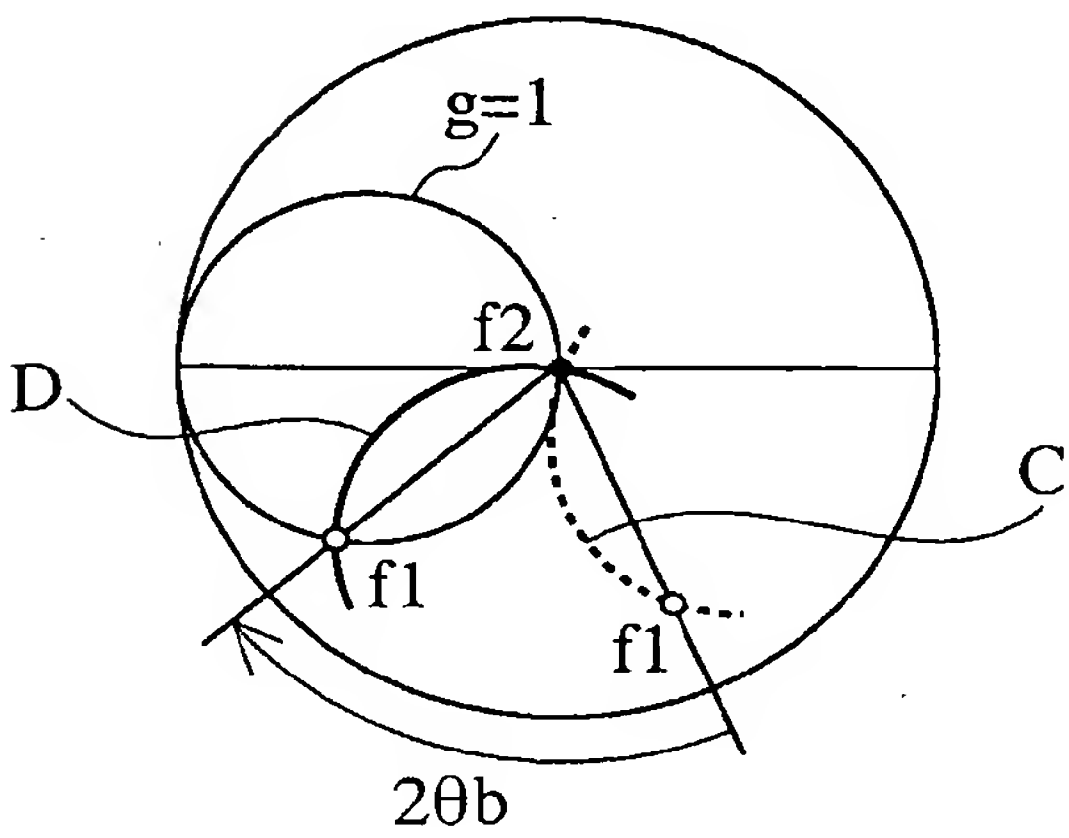
第9図



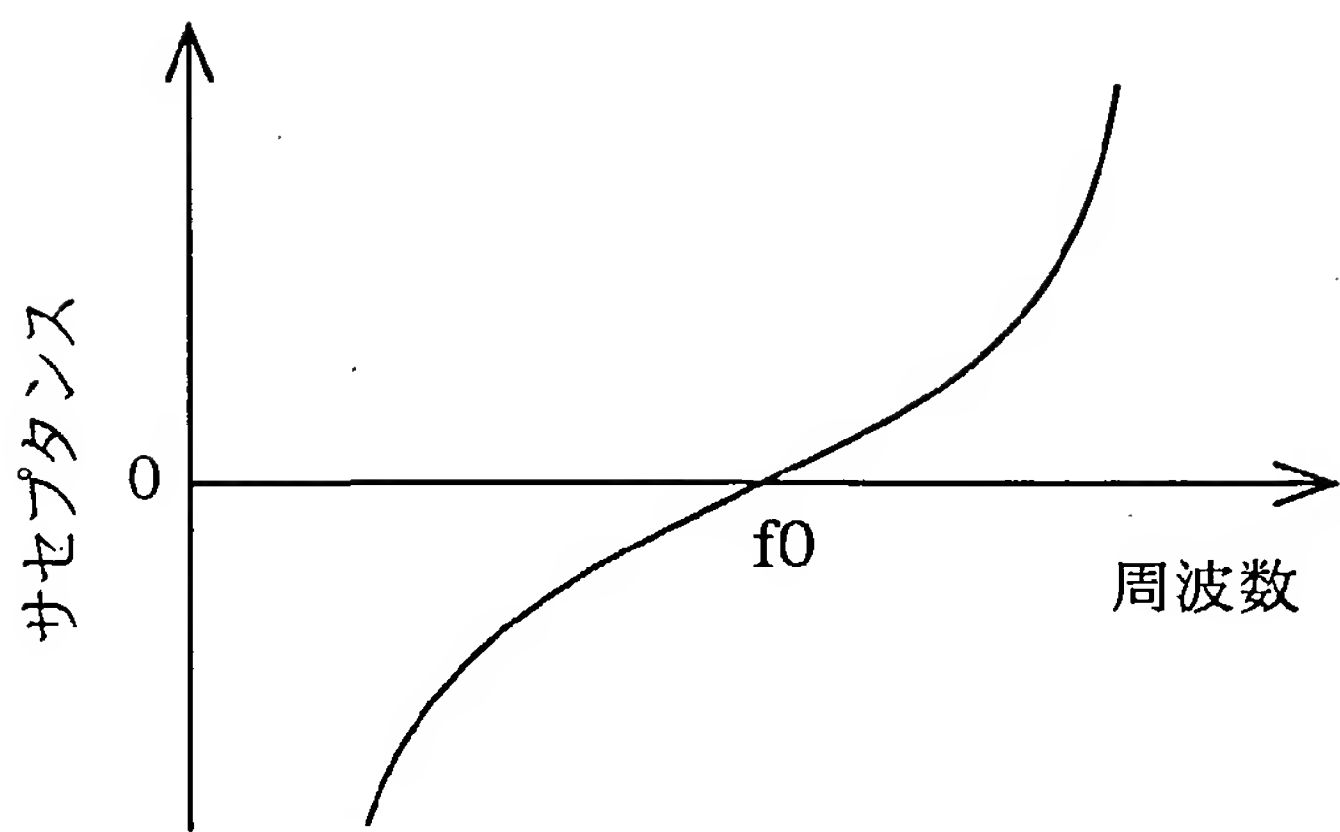
第10図



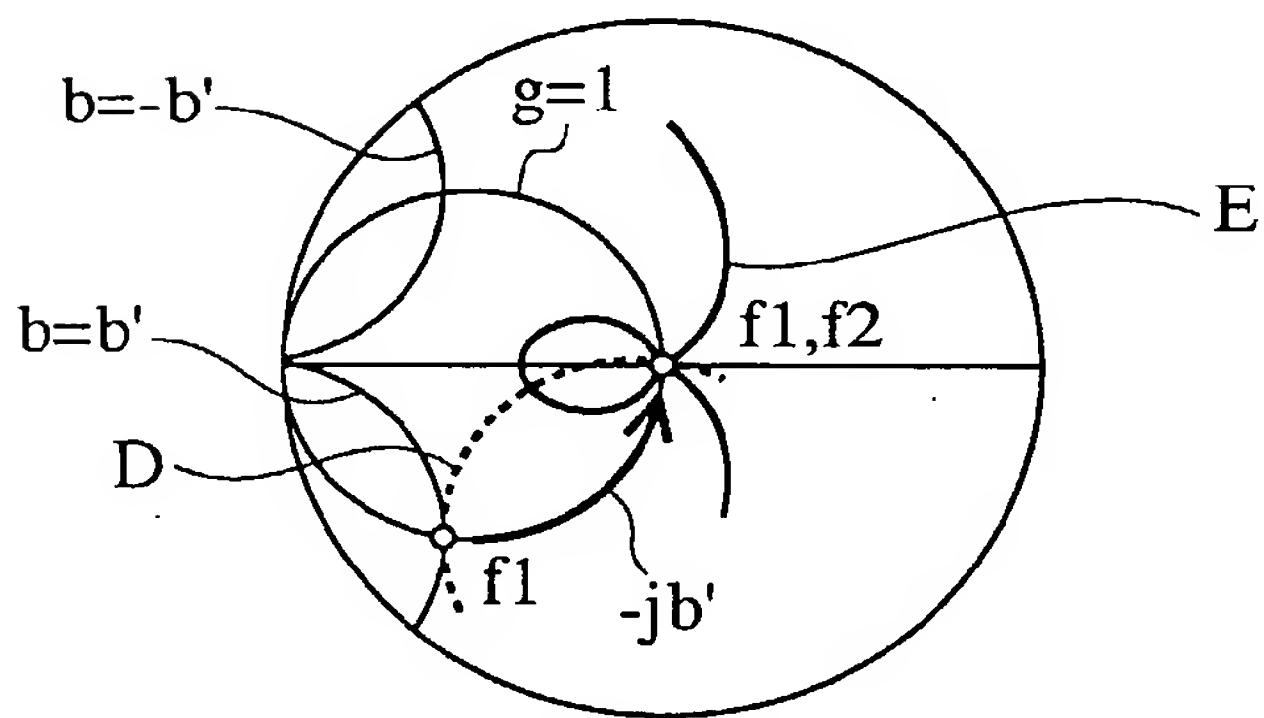
第11図



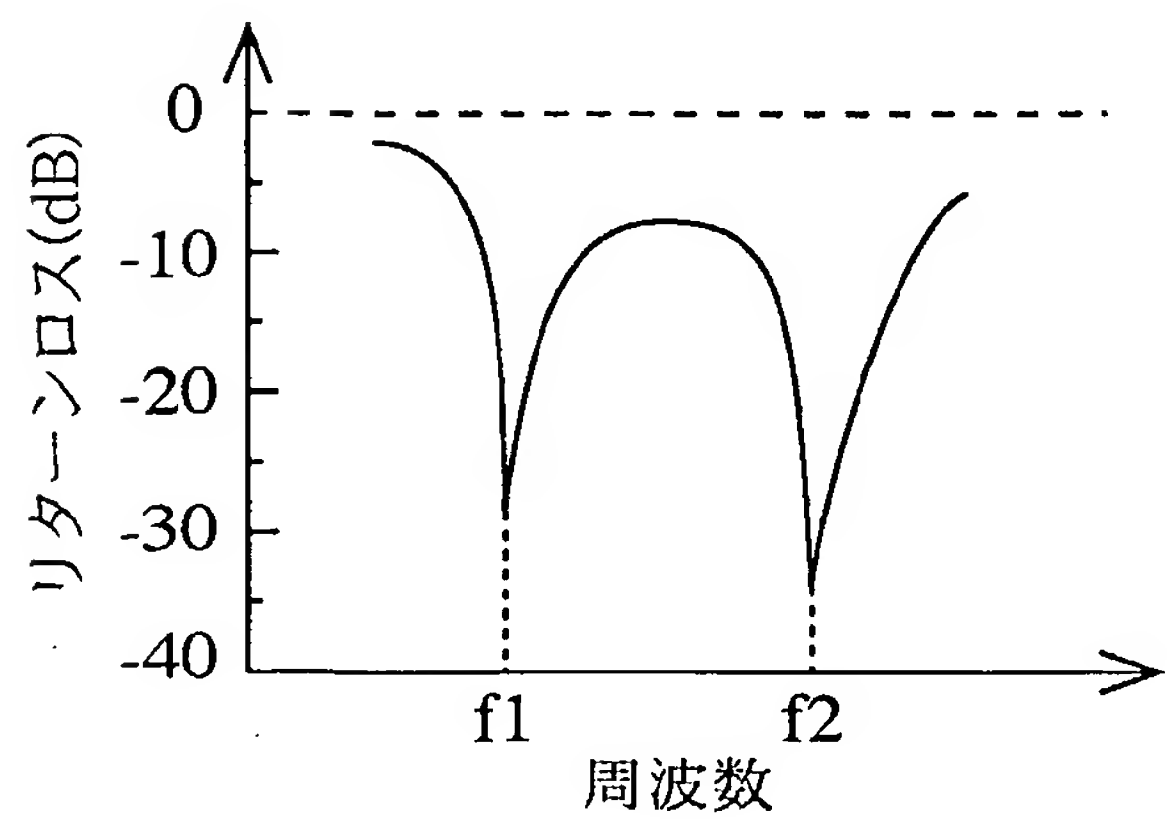
第12図



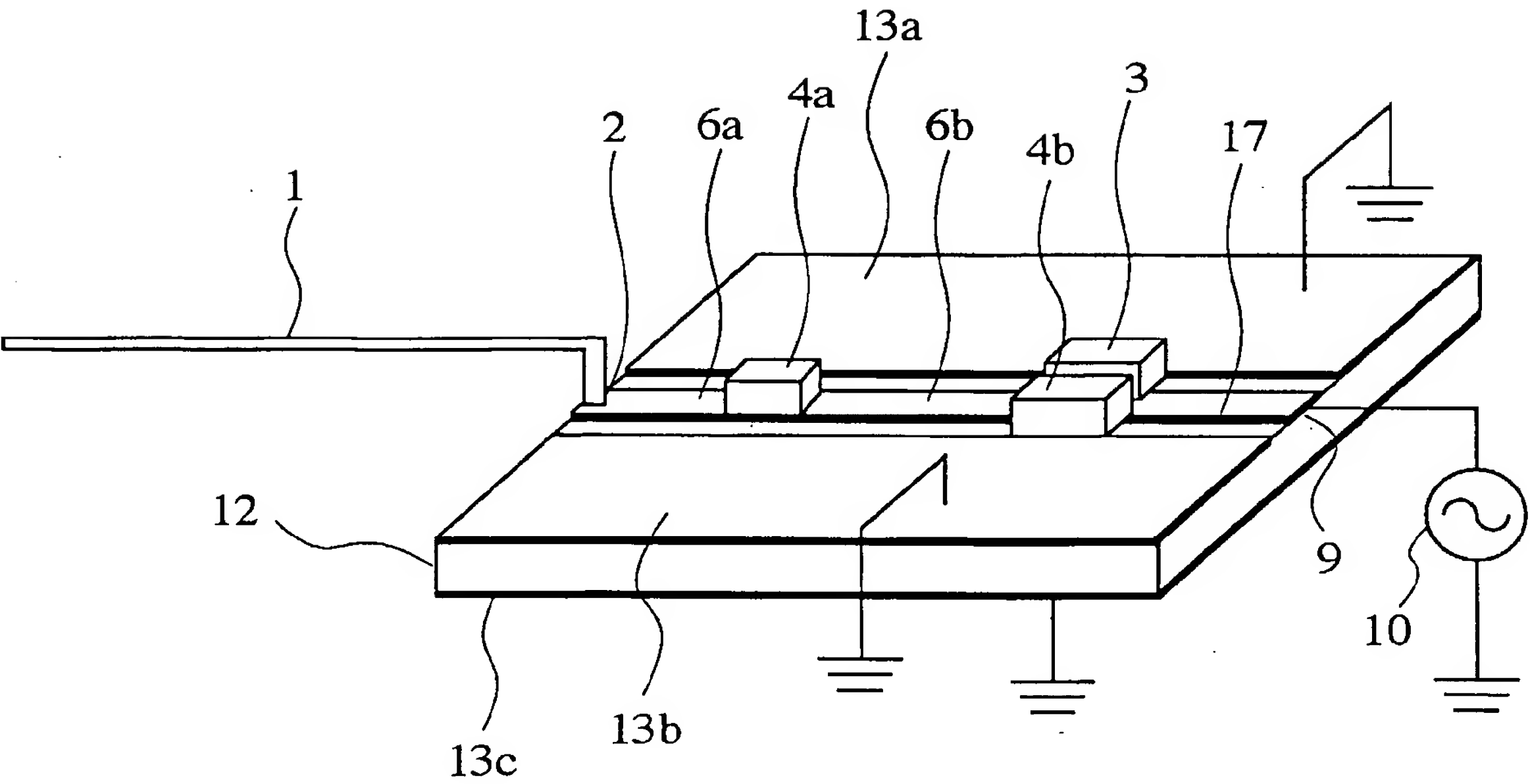
第13図



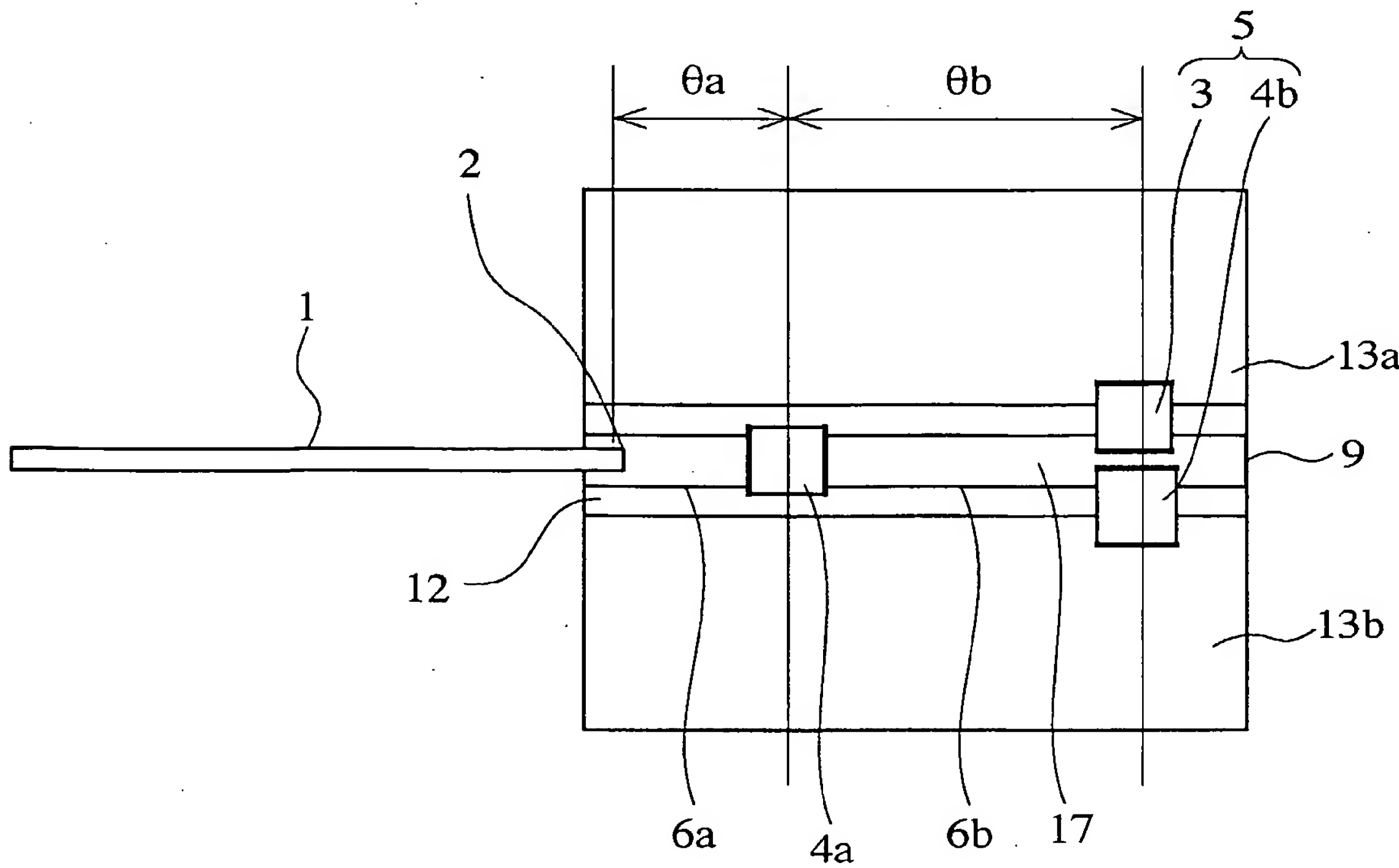
第14図



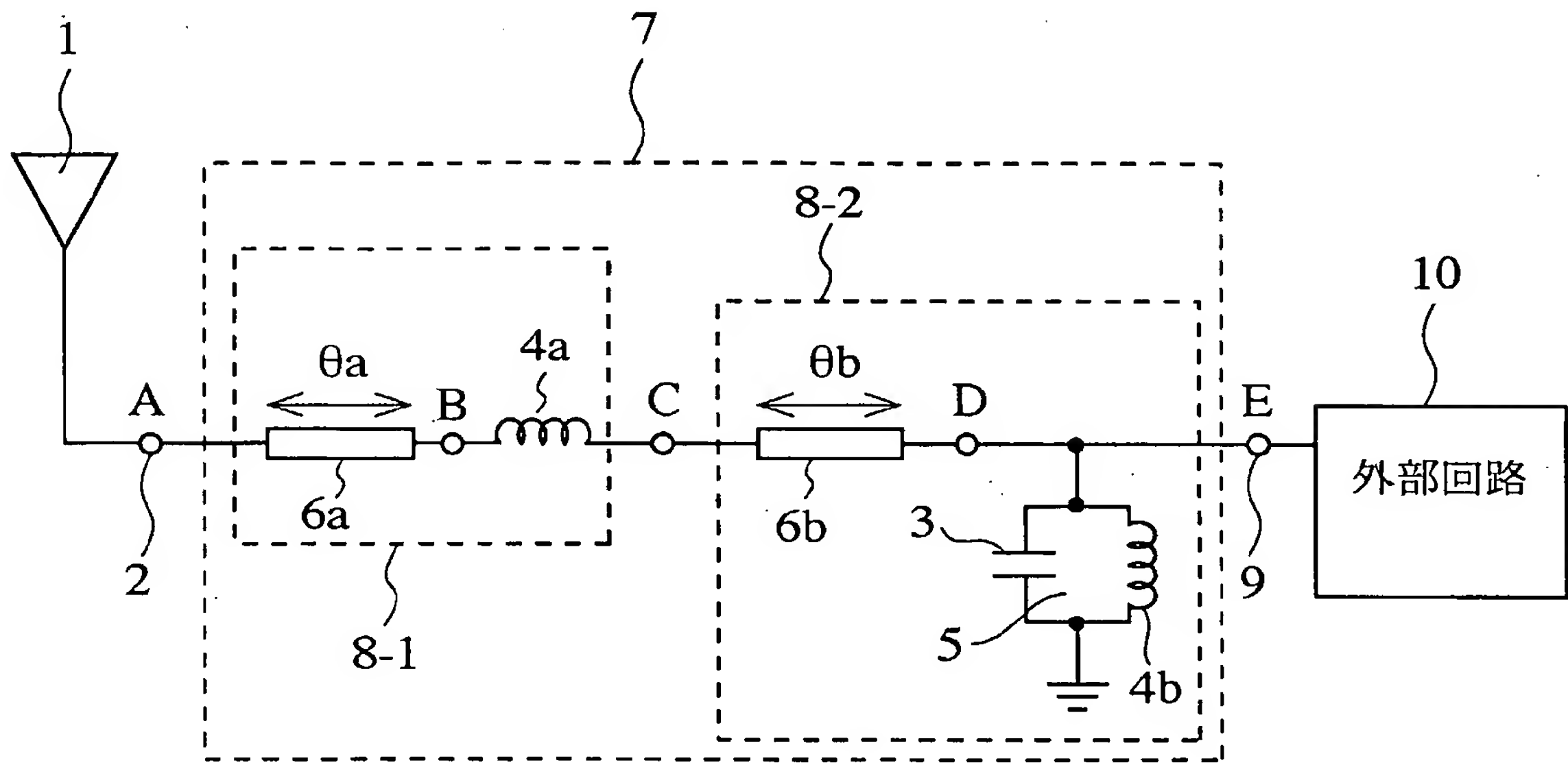
第15図



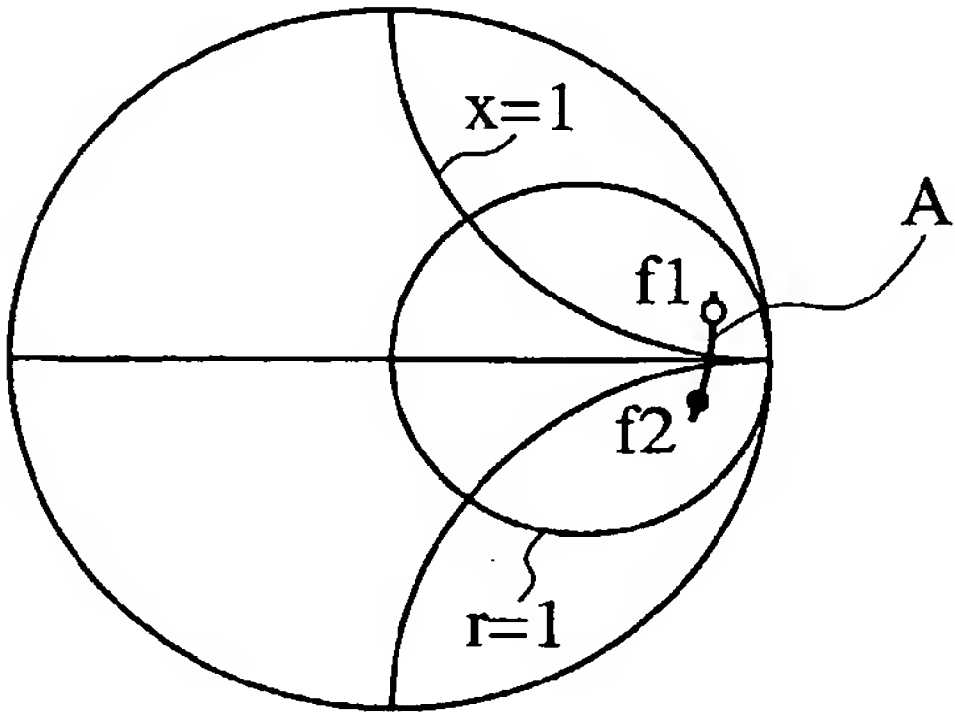
第16図



第17図

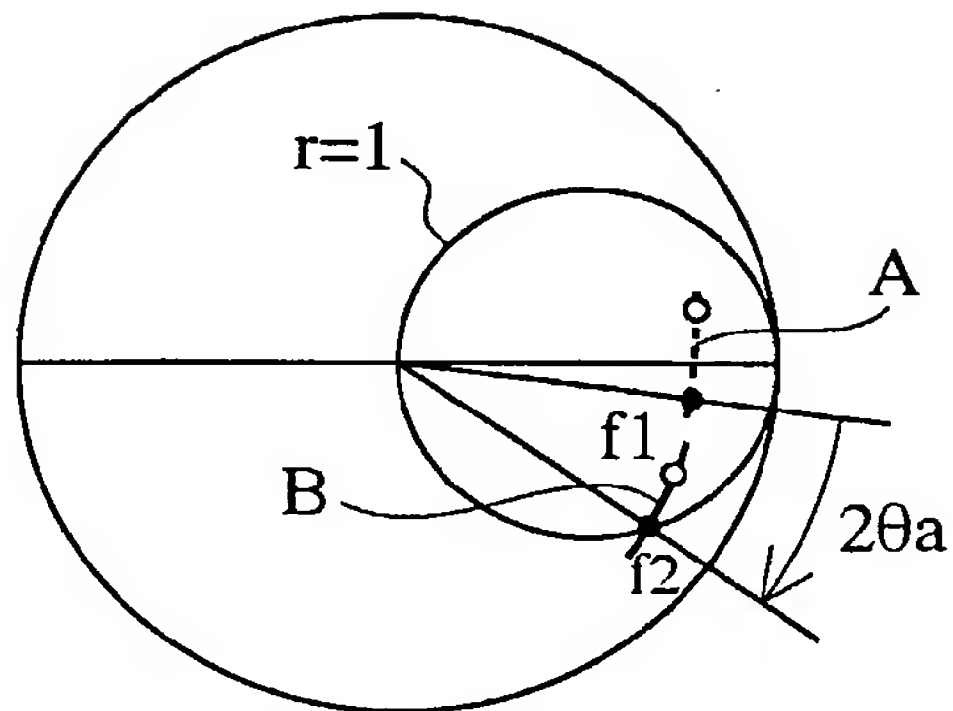


第18図

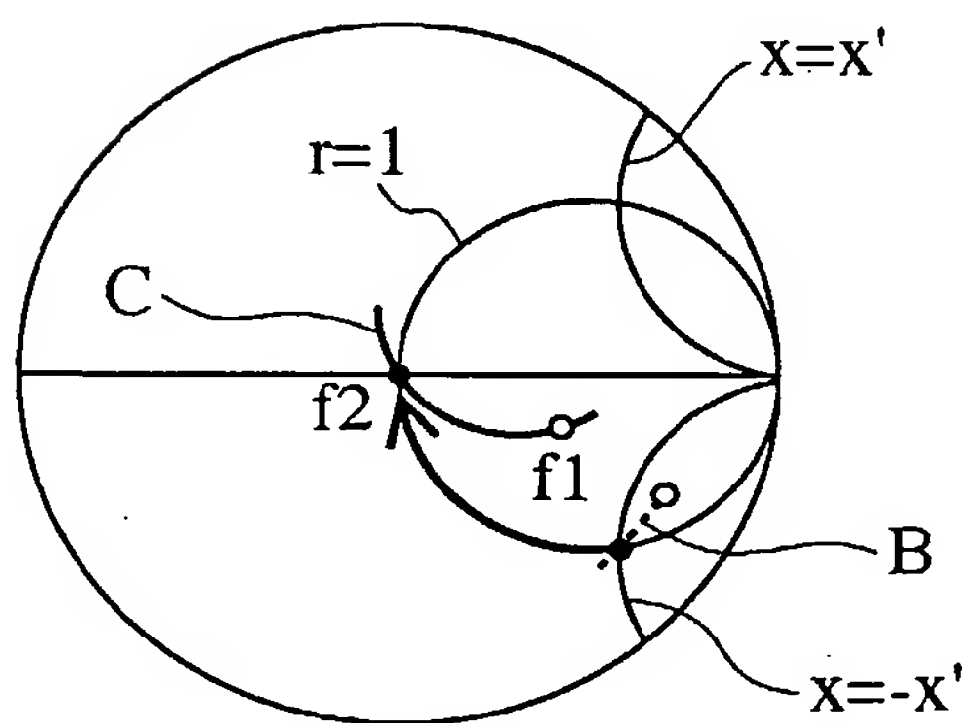


9/24

第19図

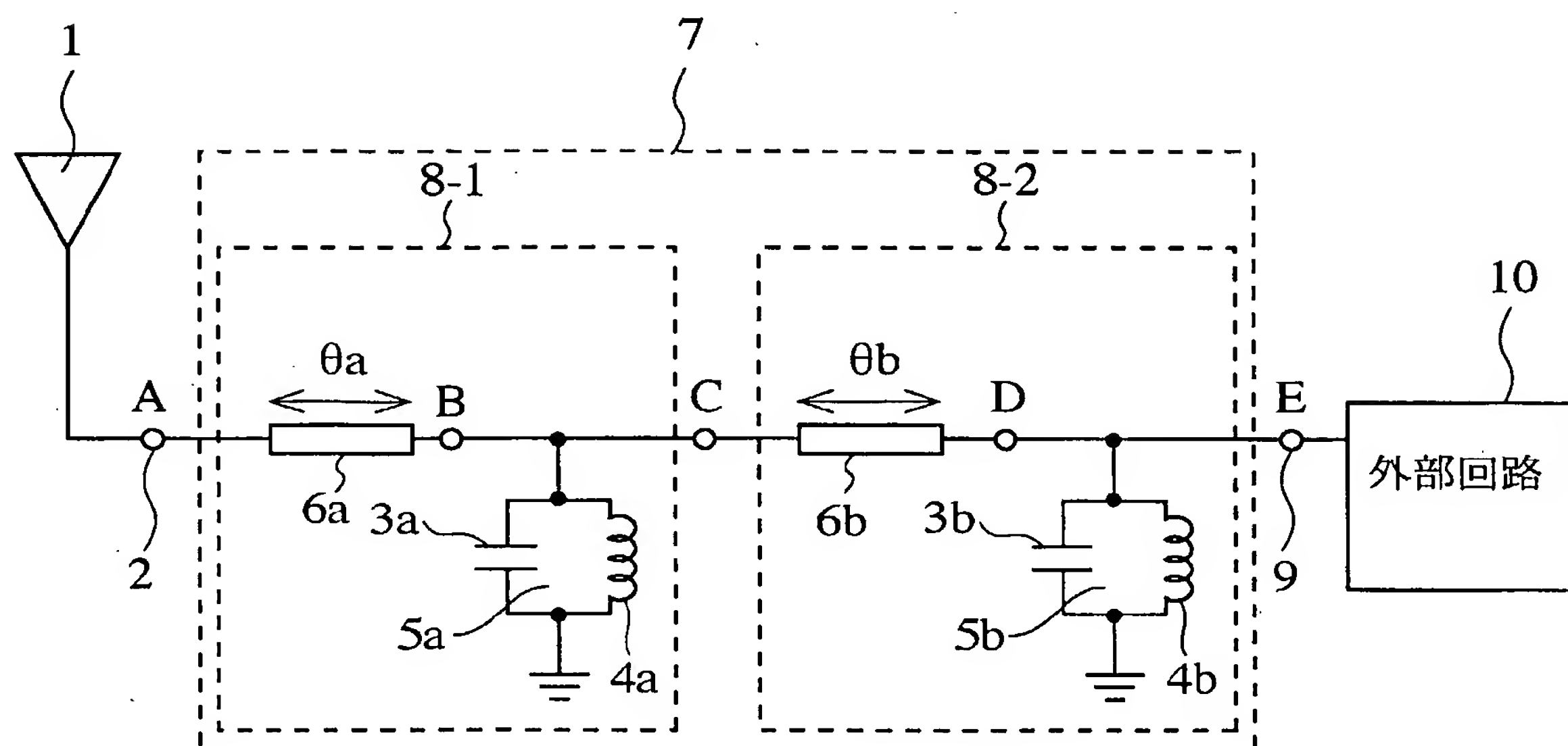


第20図

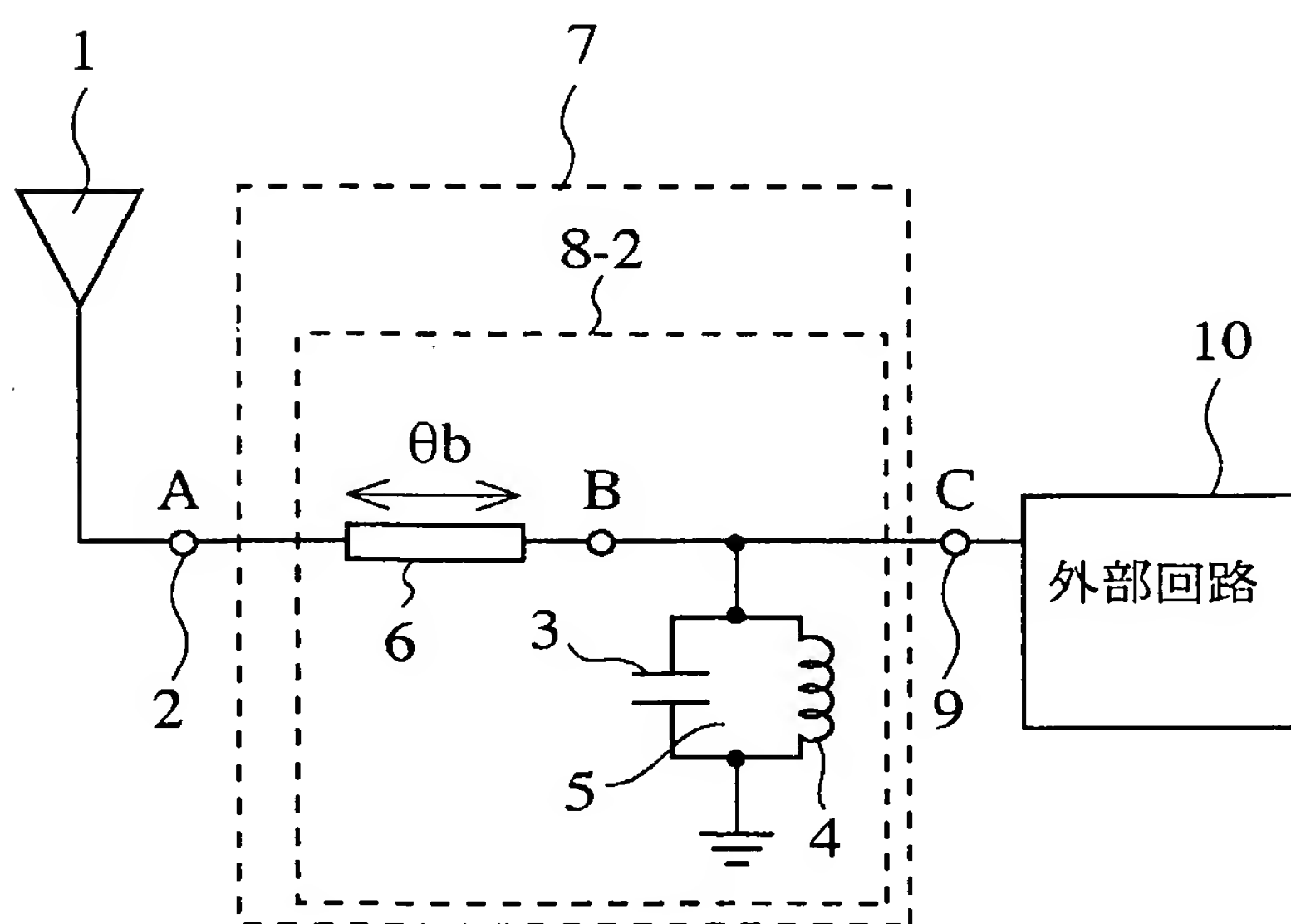


10/24

第21図



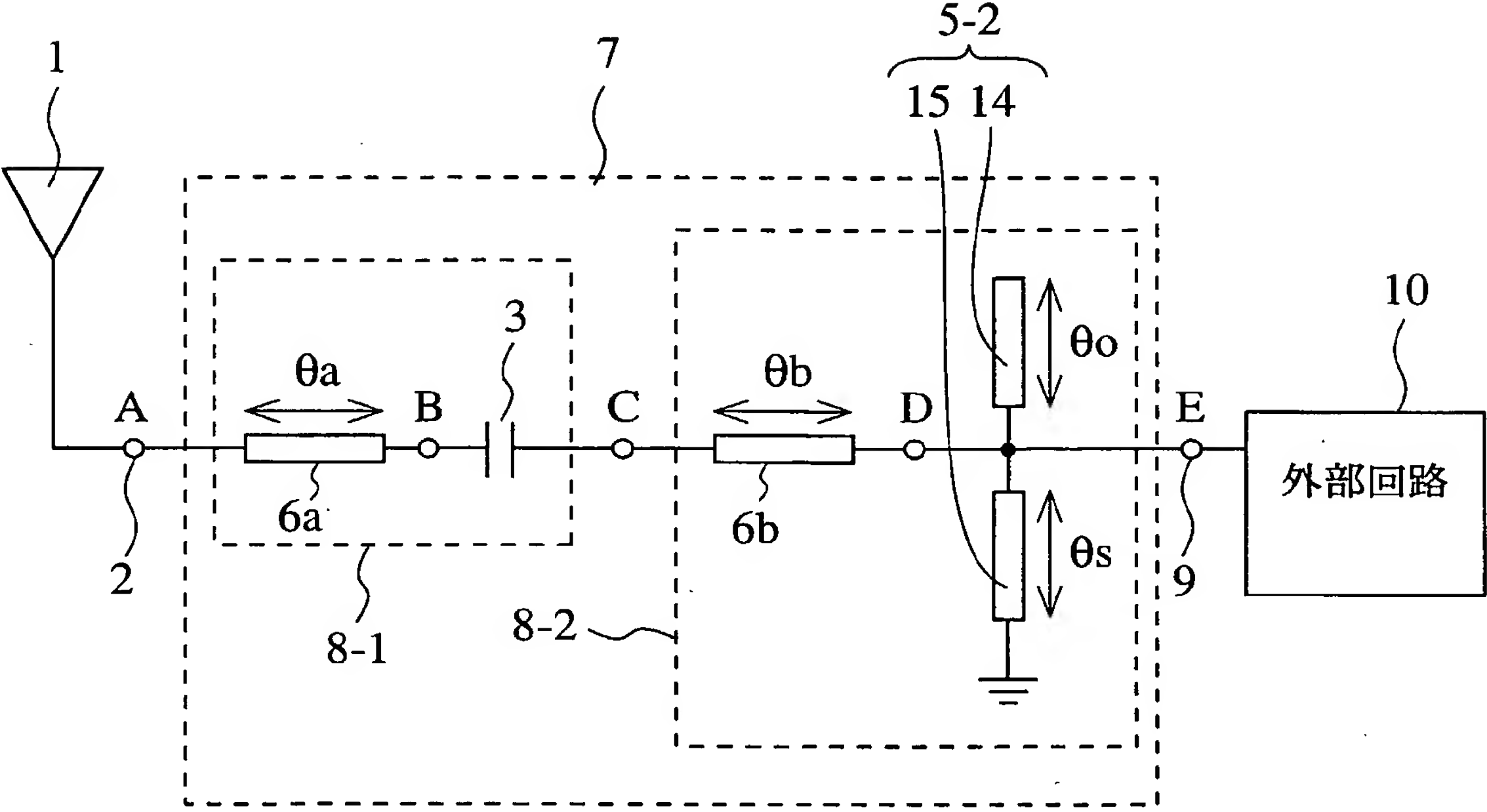
第22図



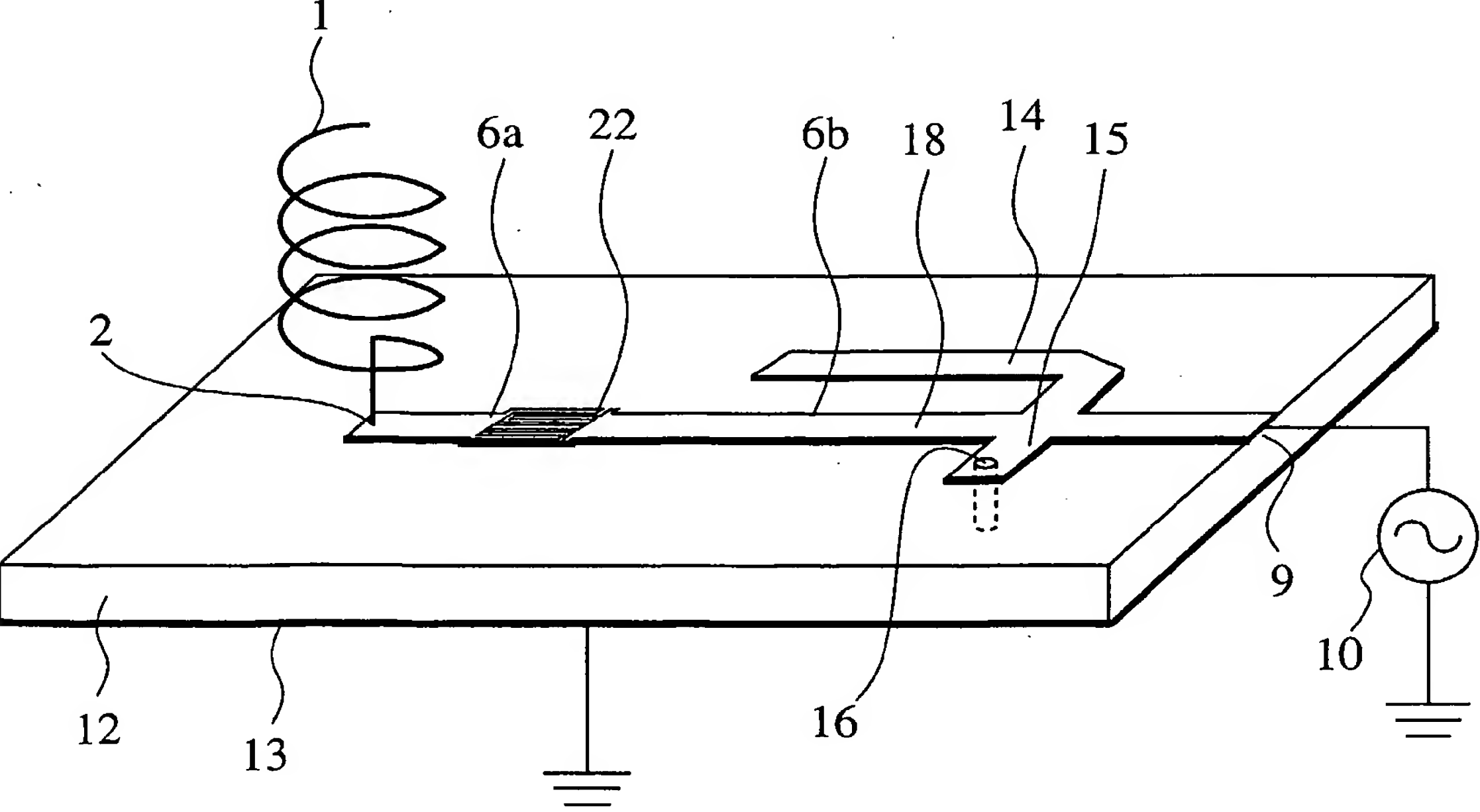




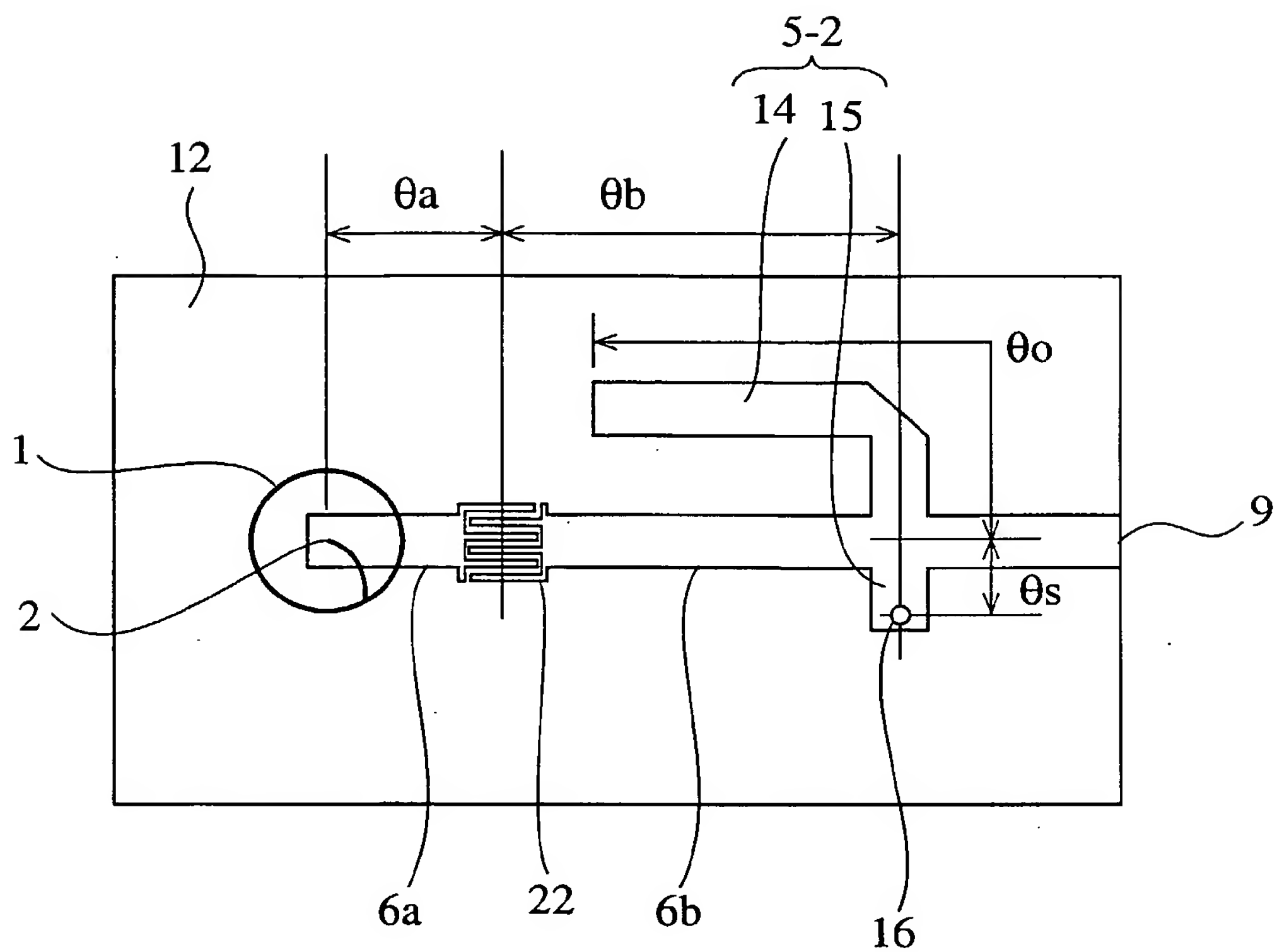
第25図



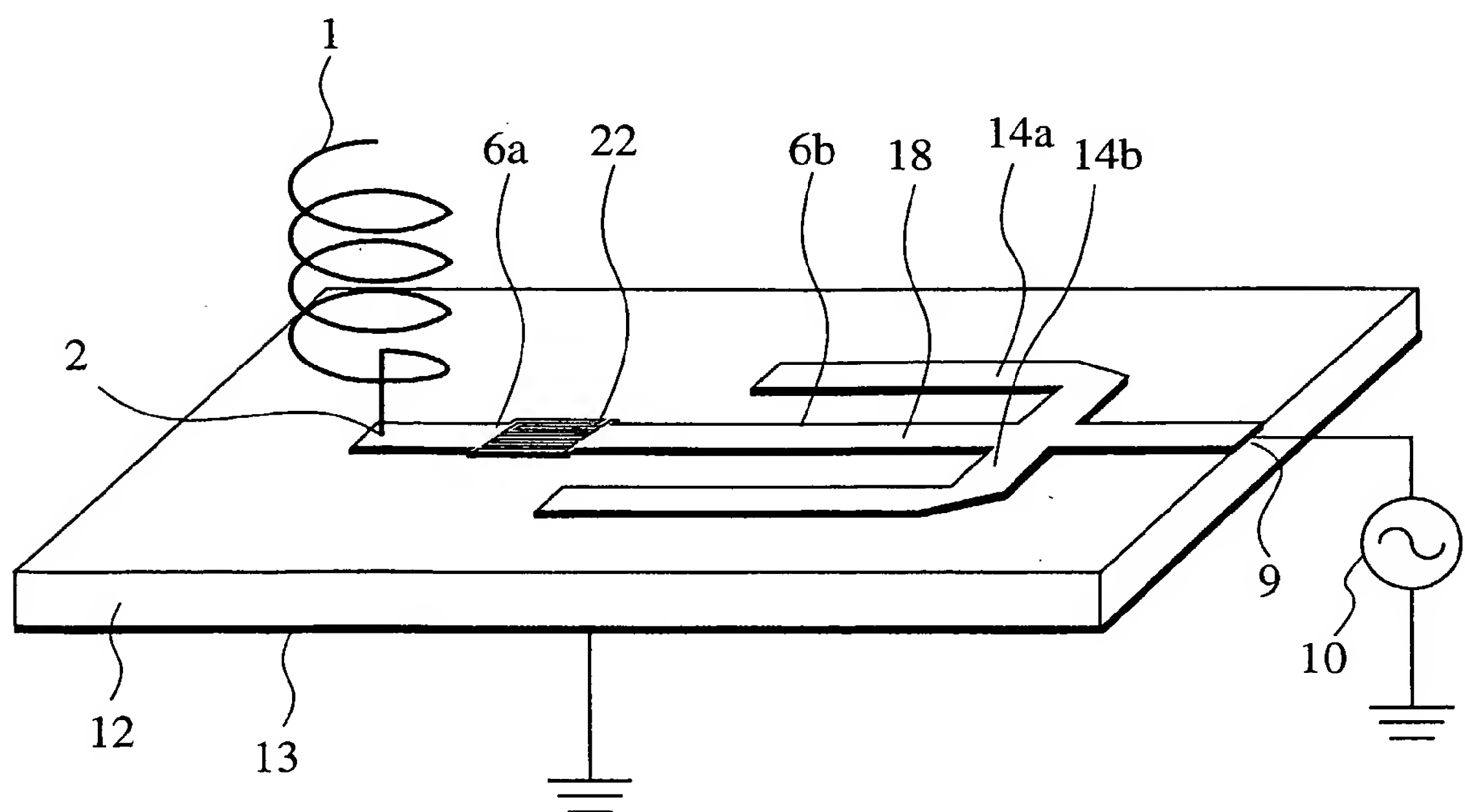
第26図



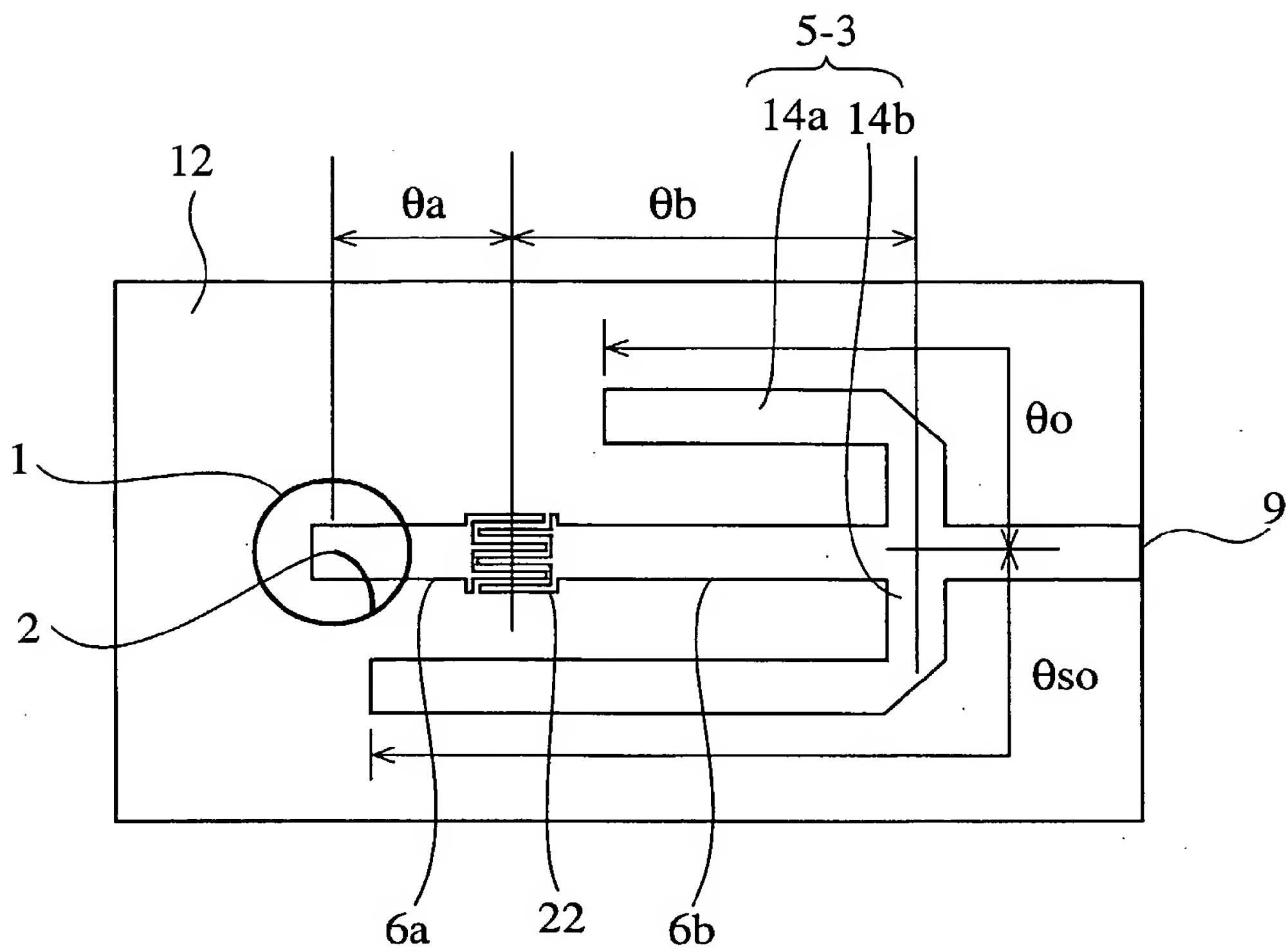
第27図



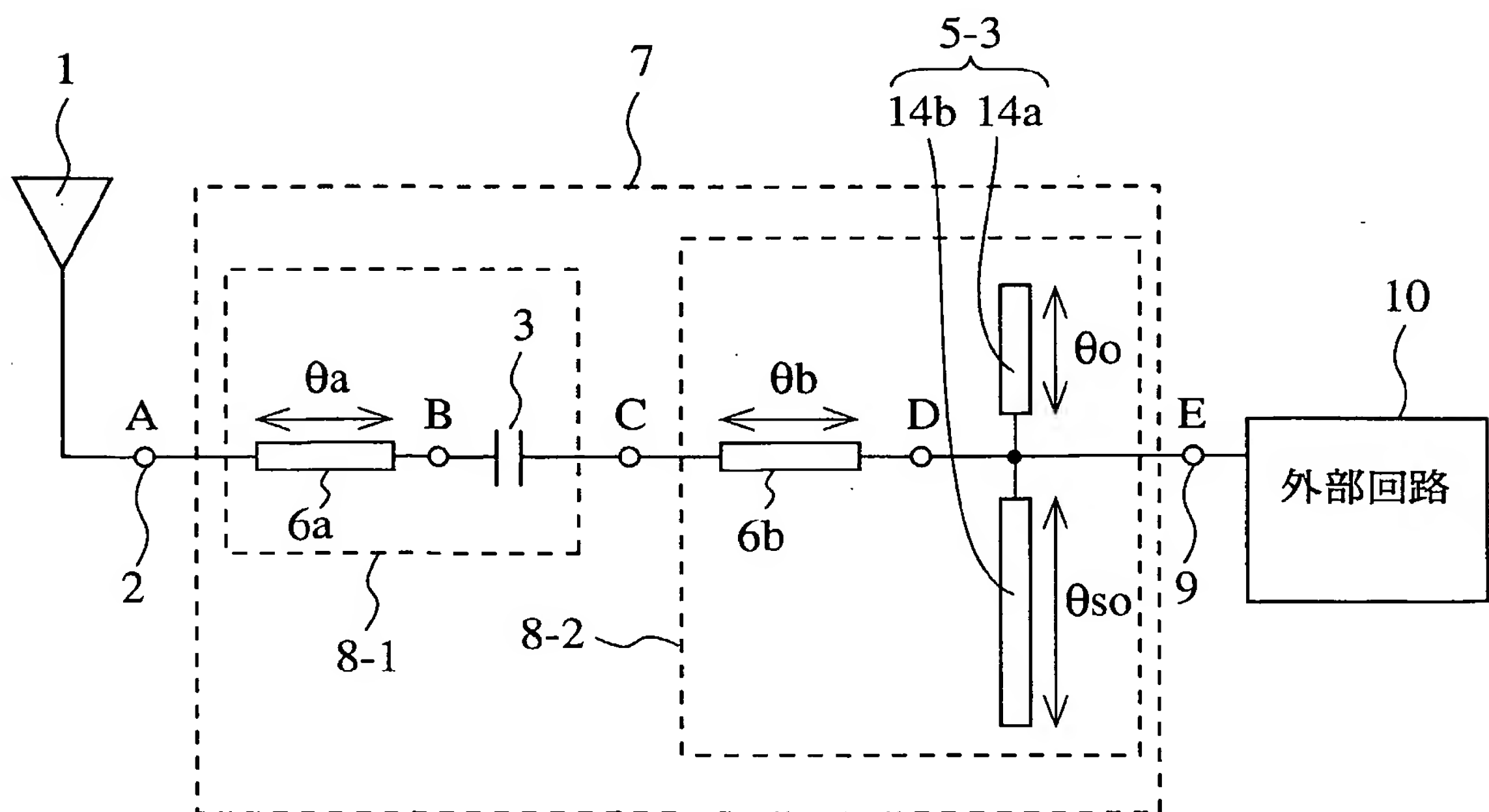
第28図



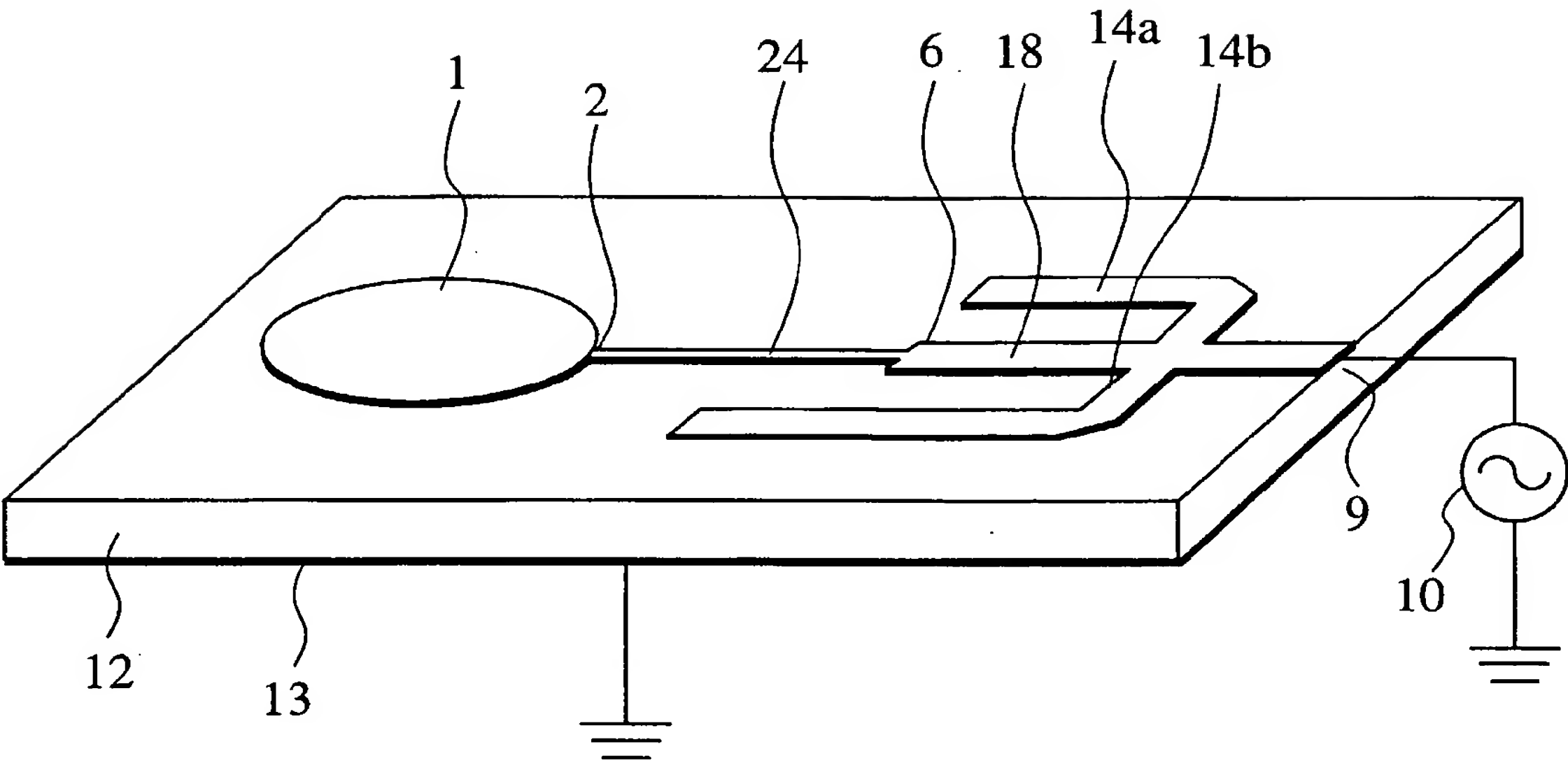
第29図



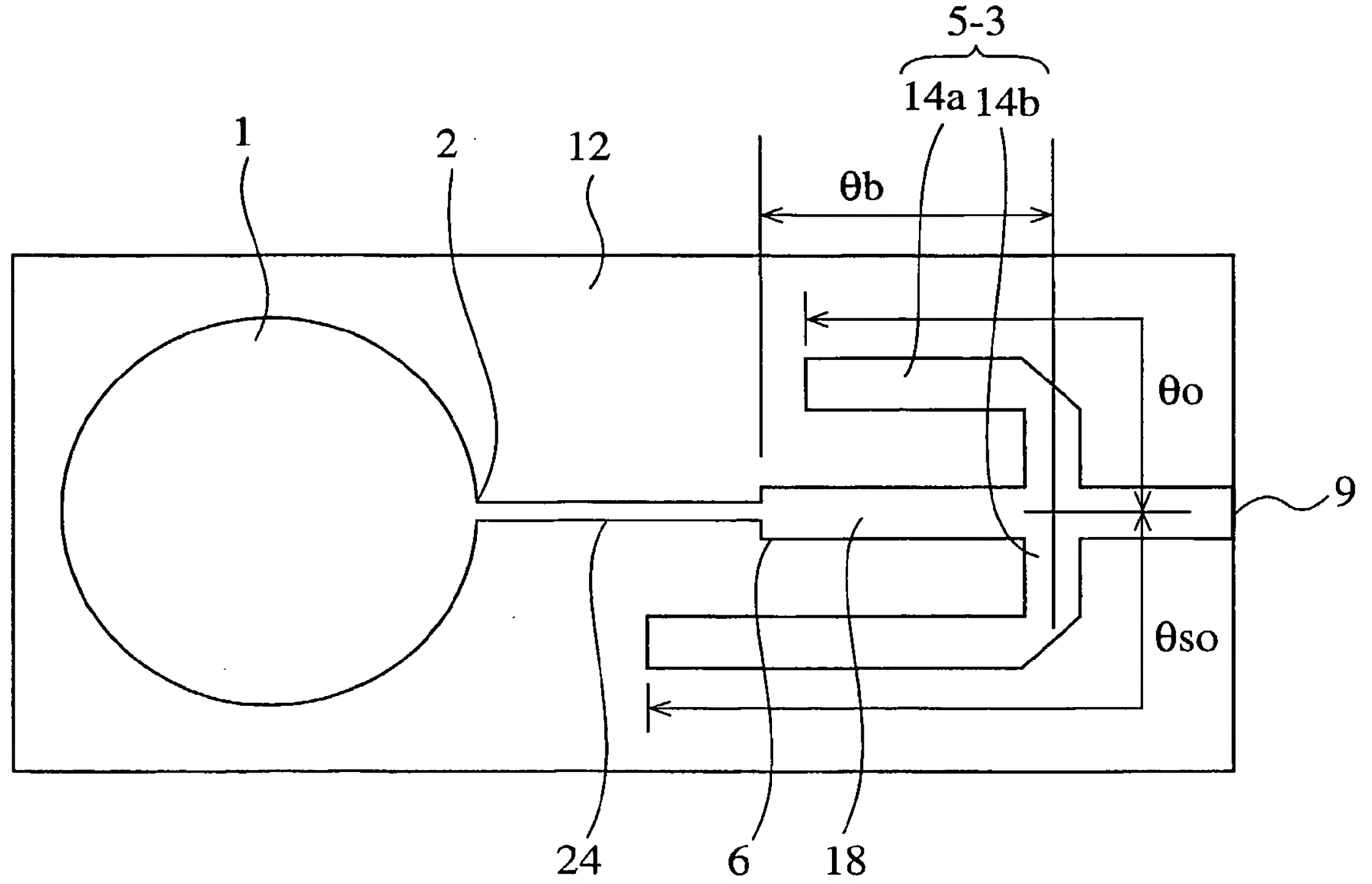
第30図



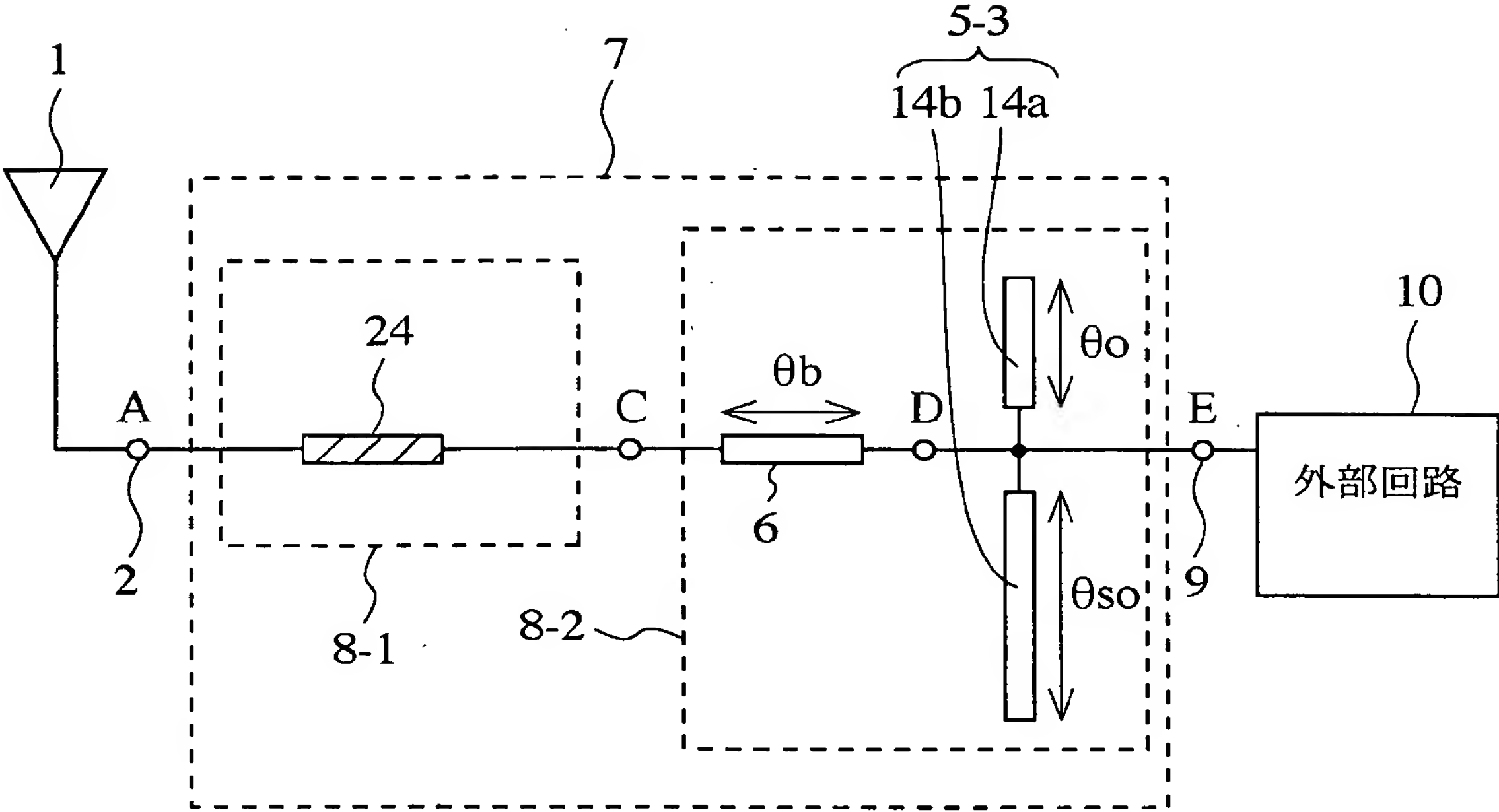
第31図



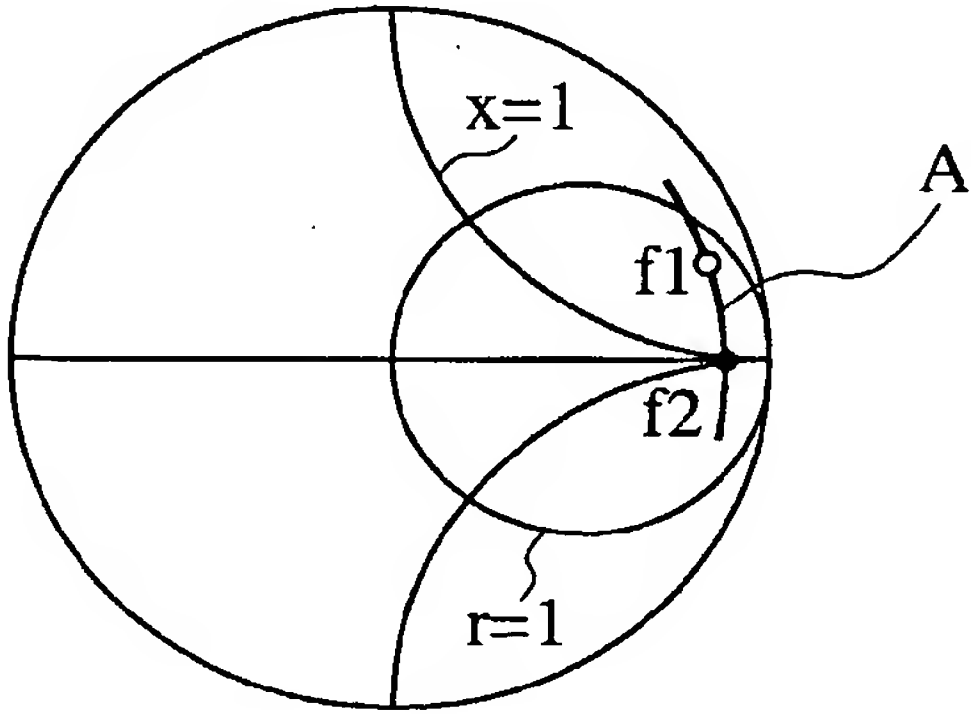
第32図



第33図

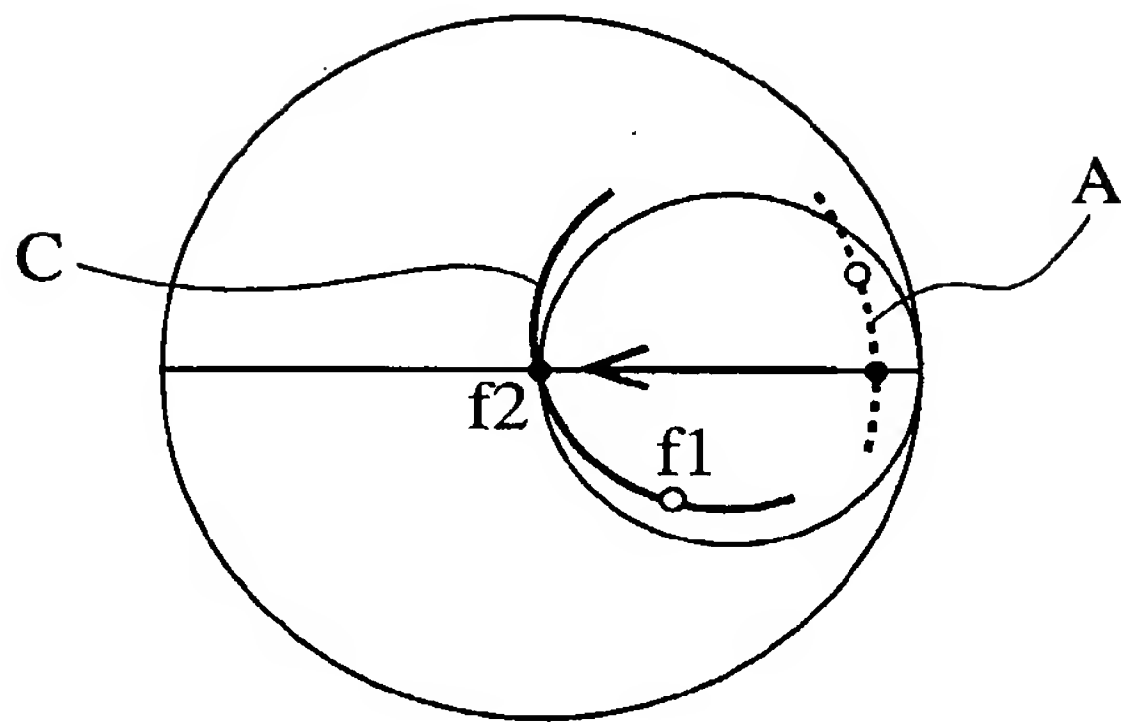


第34図

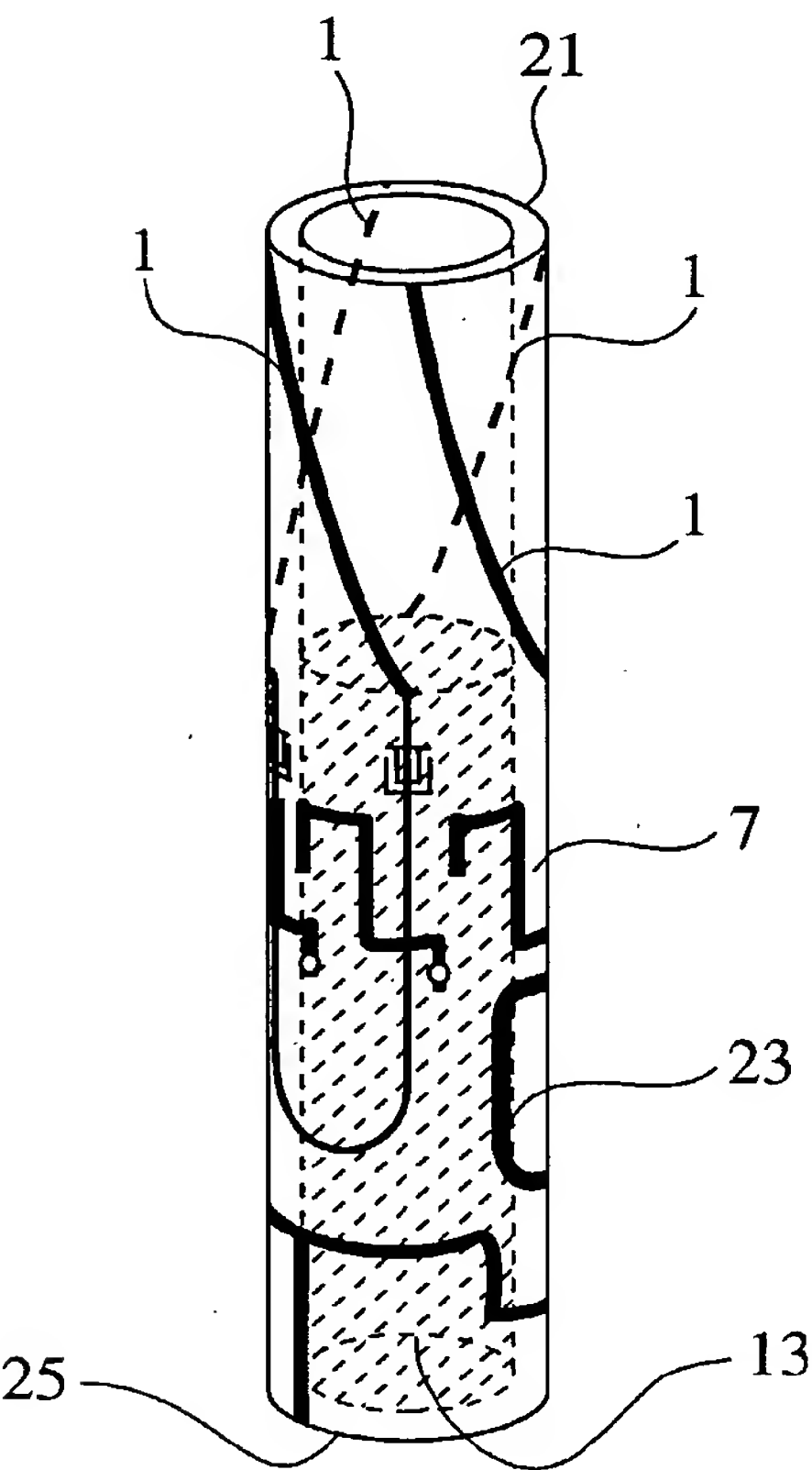




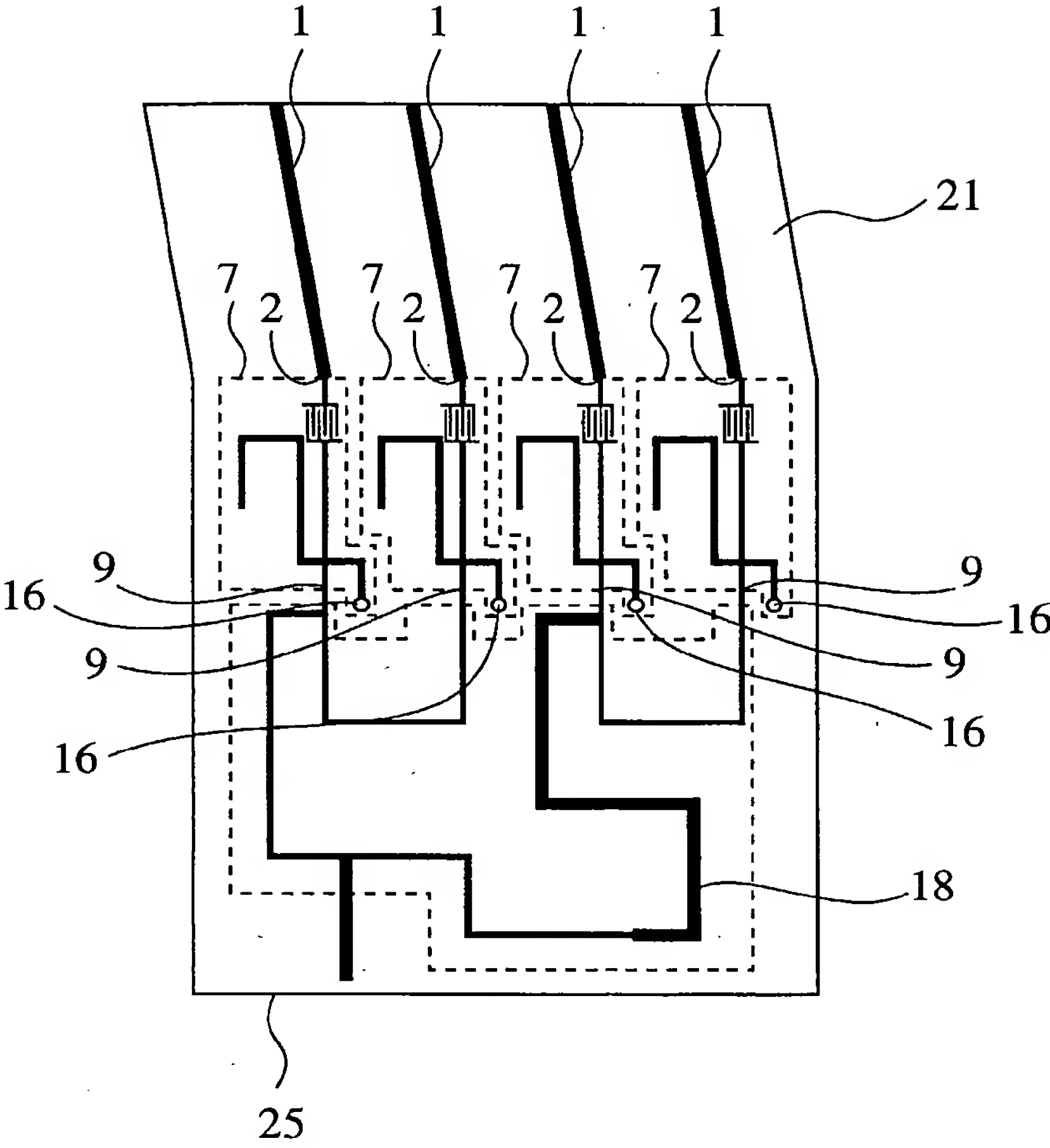
第35図



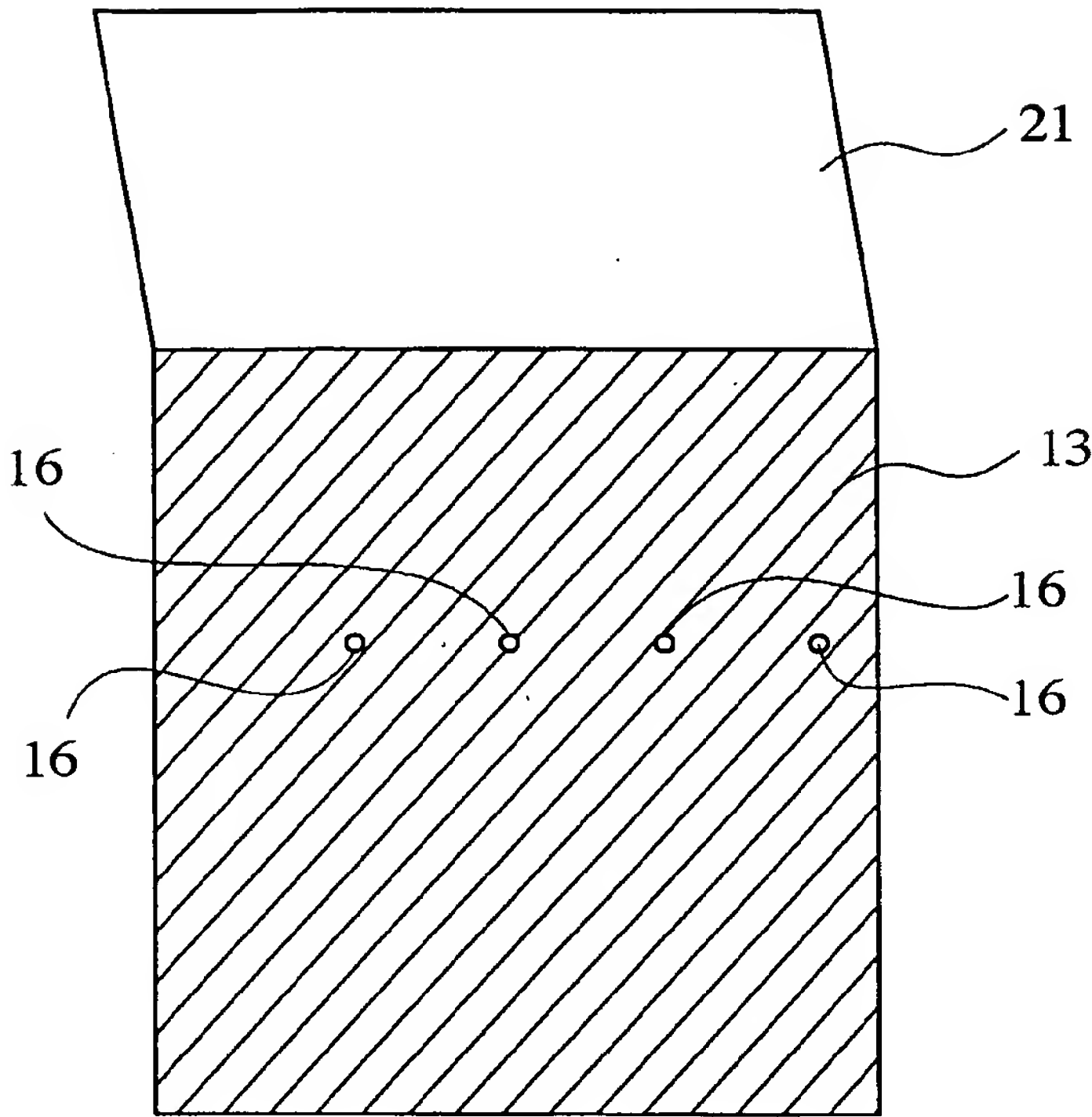
第36図



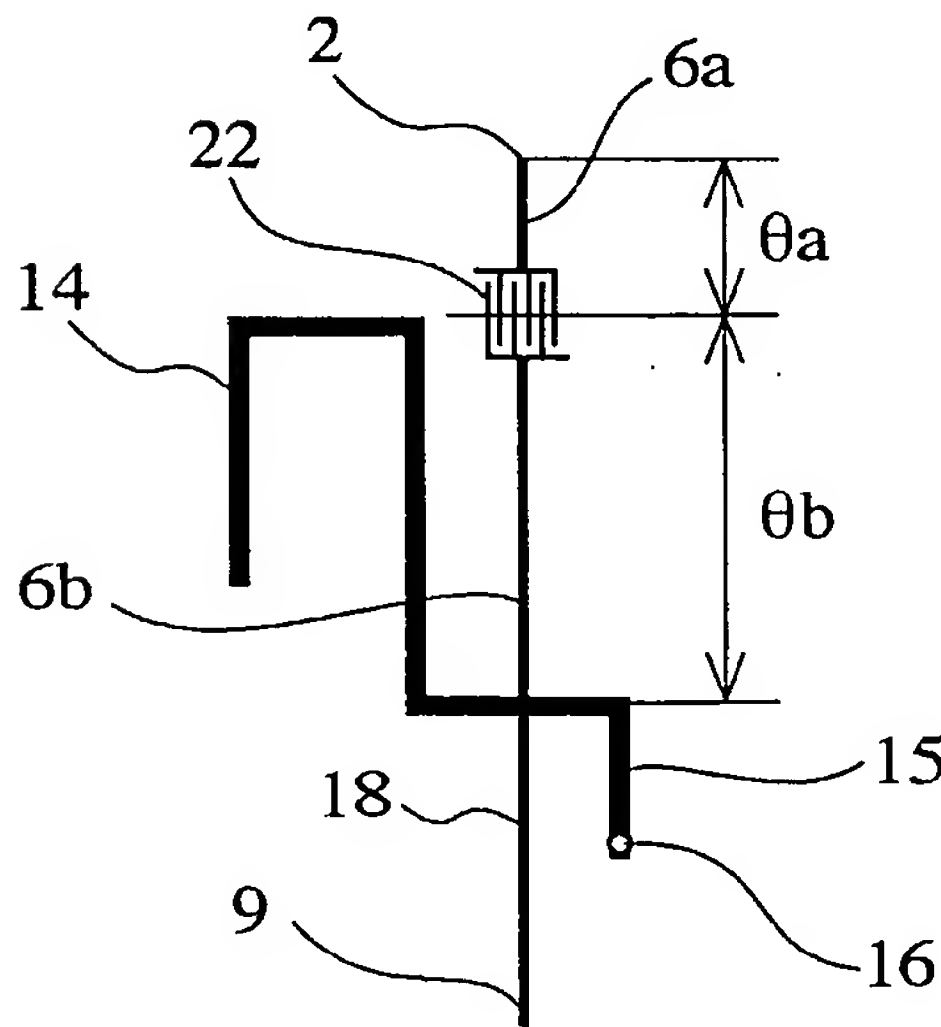
第37図

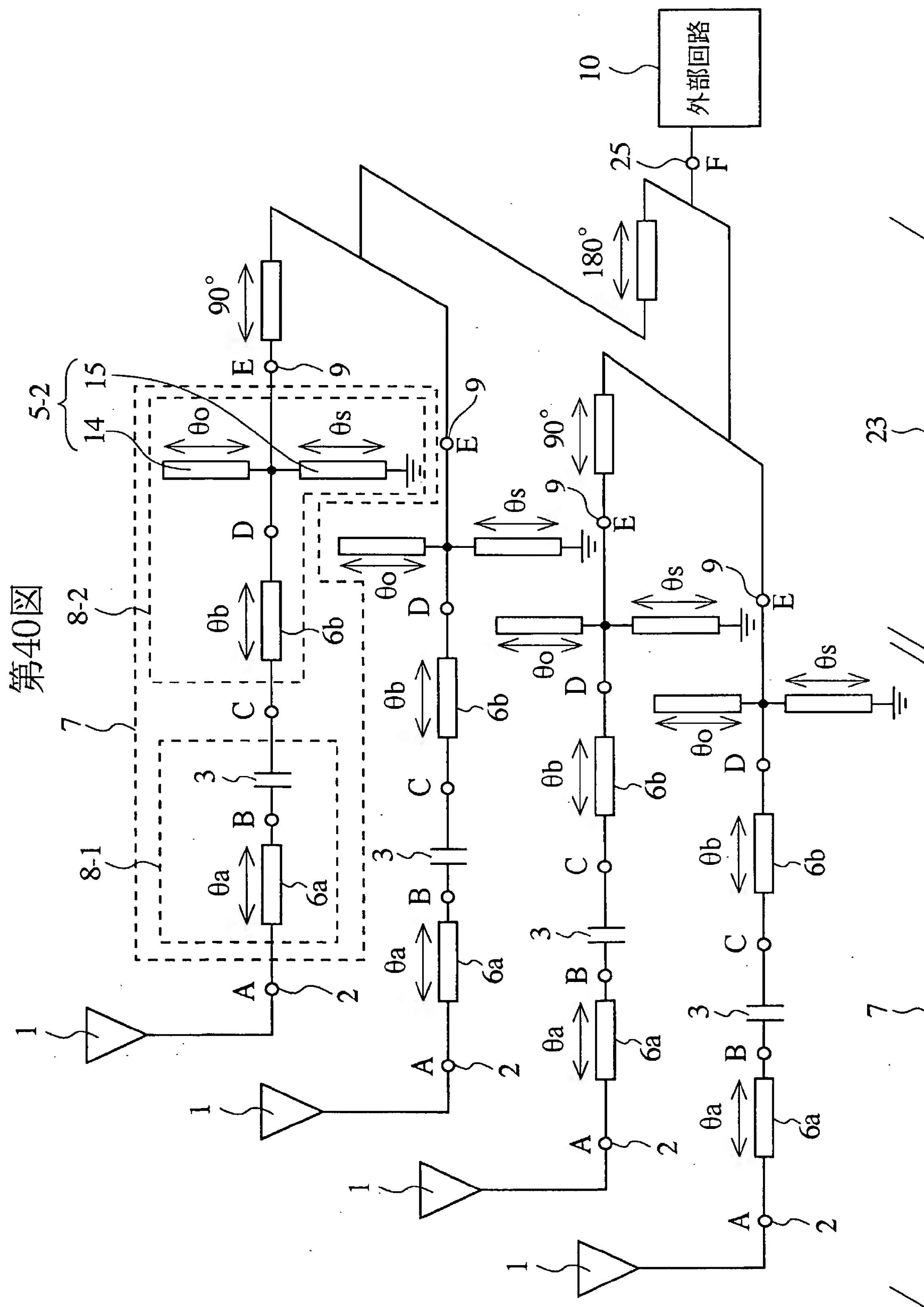


第38図

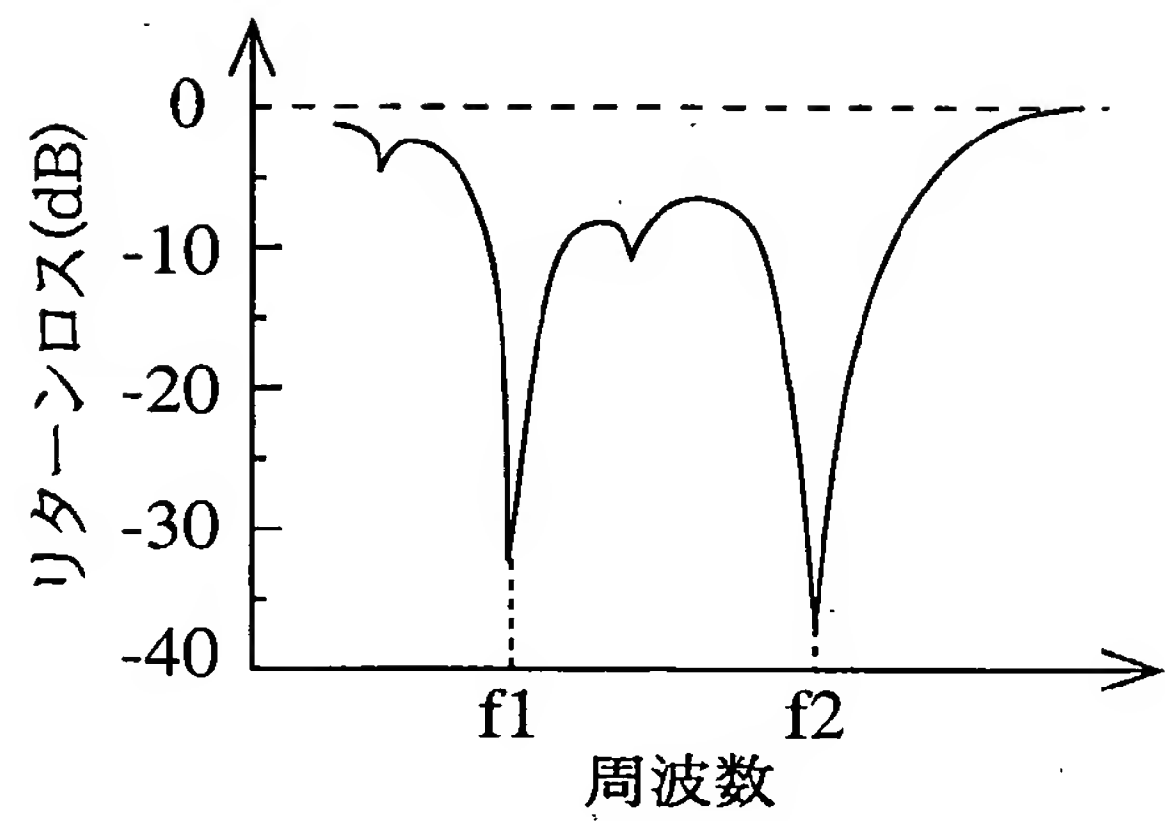


第39図

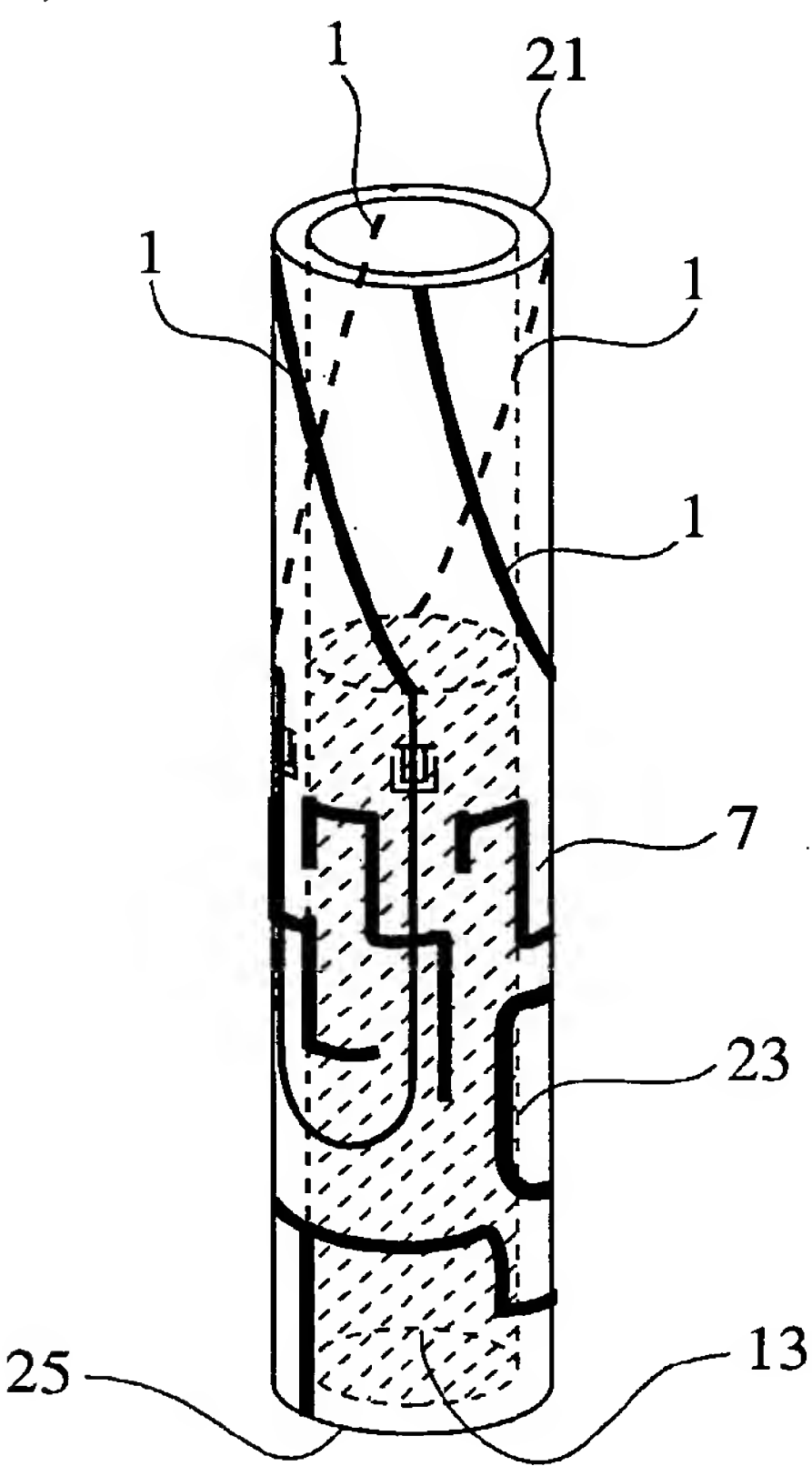




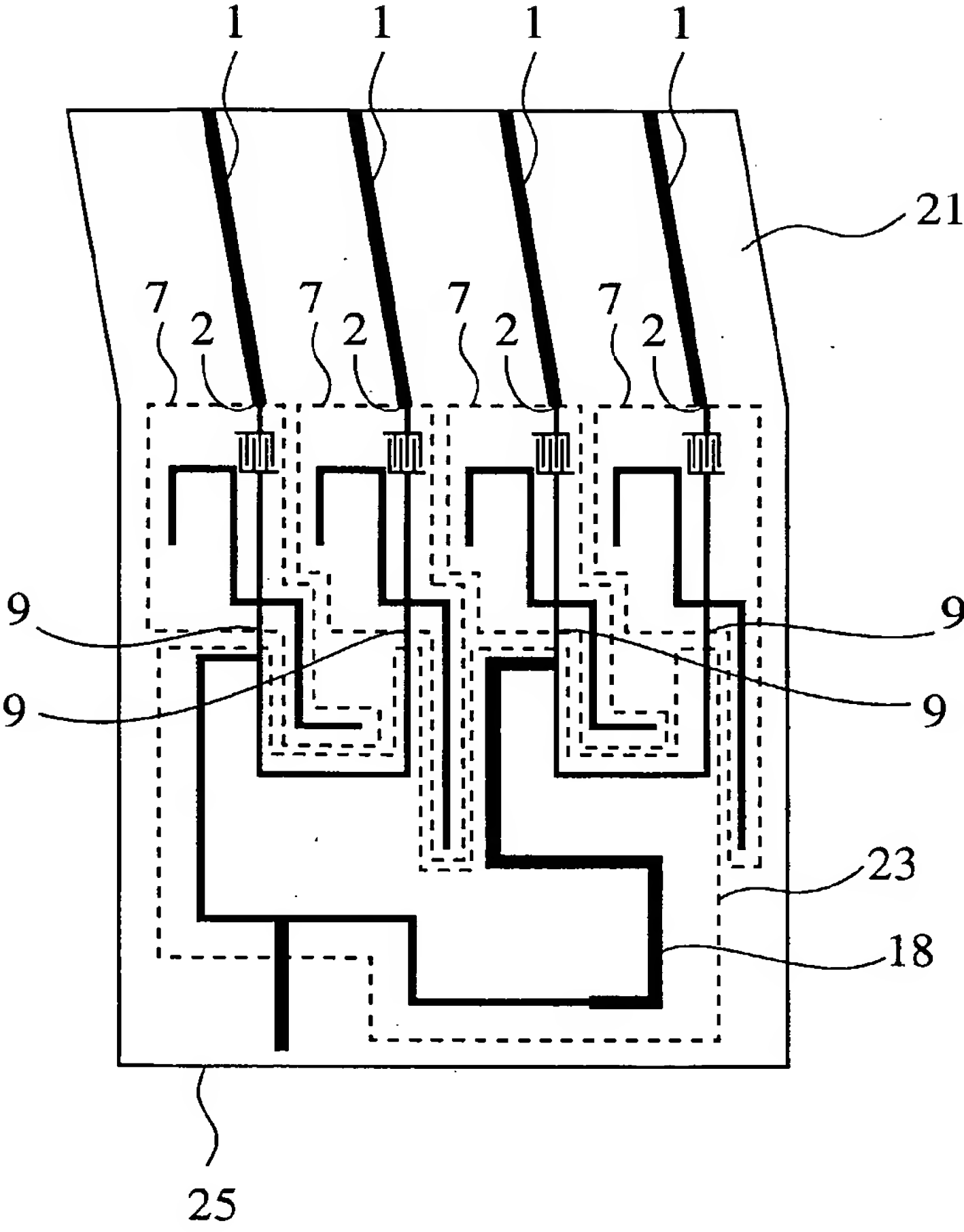
第41図



第42図

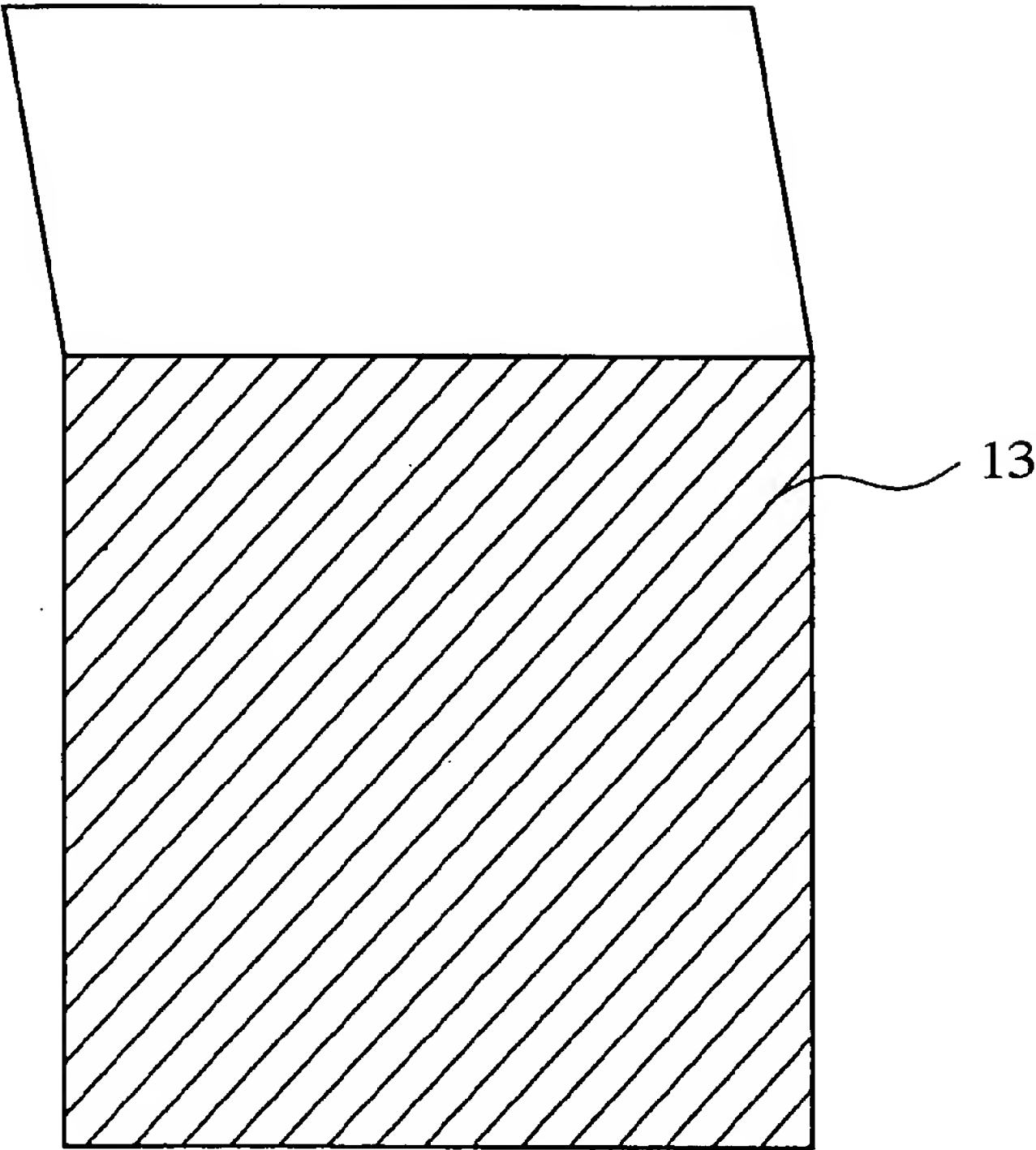


第43図

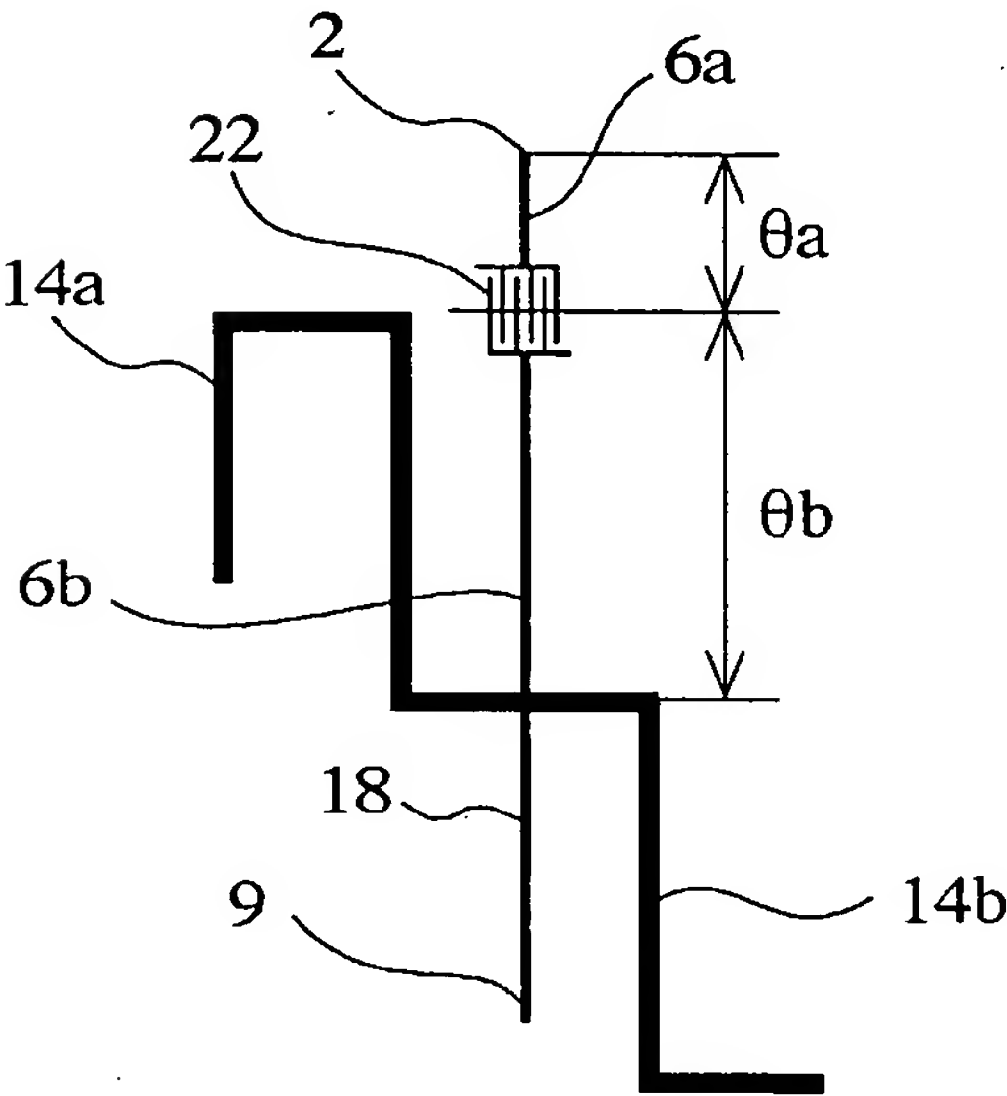


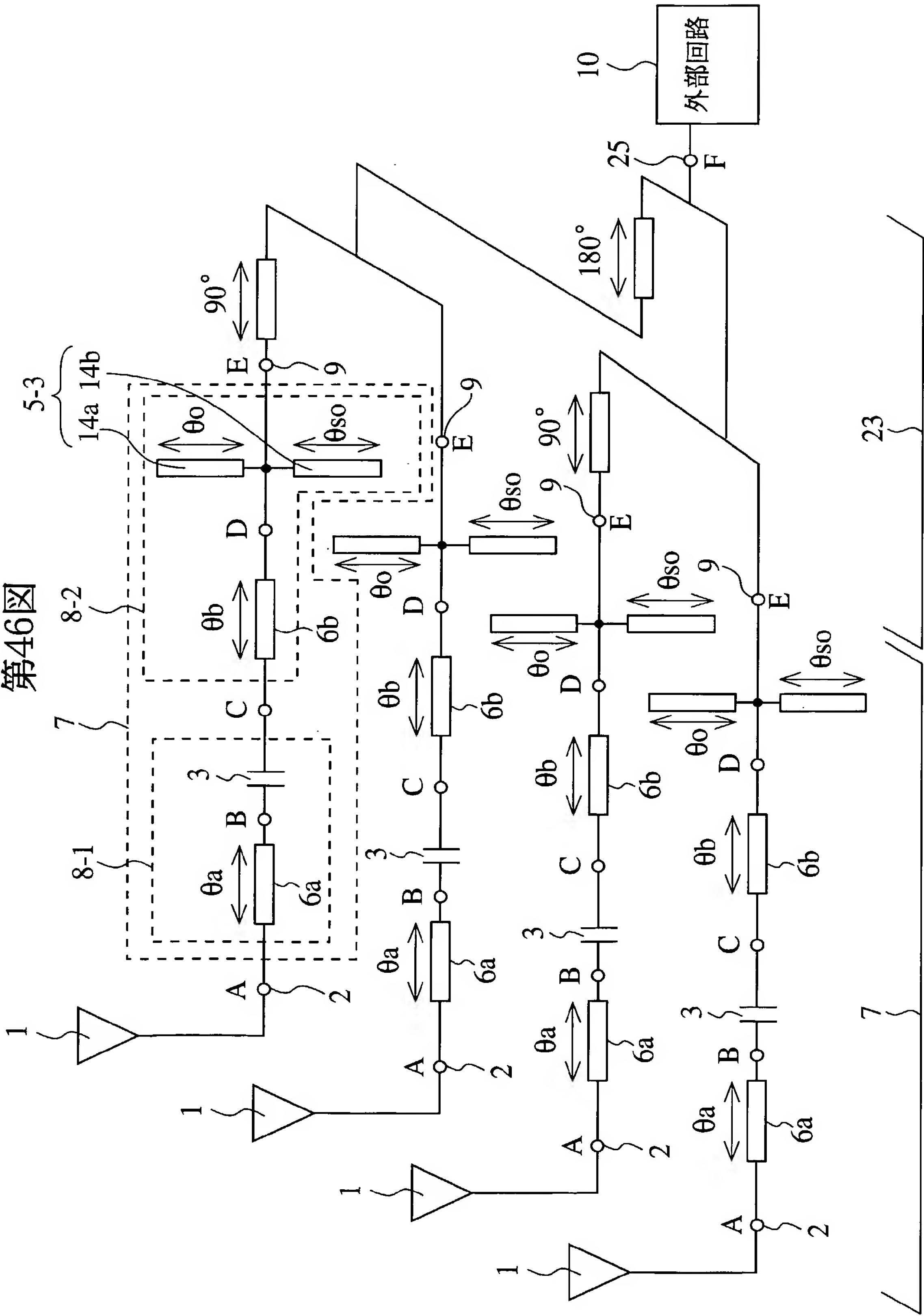


第44図



第45図





# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/07030

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> H01Q5/00, 1/38

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H01Q1/00-25/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2000
Kokai Jitsuyo Shinan Koho	1971-2000	Jitsuyo Shinan Koho	1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 5-14040, A (Nippon Telegr. & Teleph. Corp. <NTT>), 22 January, 1993 (22.01.93) (Family: none) Par. No. 2; Fig. 7	1-20
A	EP, 613209, A (NEC CORPORATION), 31 August, 1994 (31.08.94), page 2, left column, line 2 to page 3, left column, line 9 & JP, 6-252791, A & AU, 5646894, A & US, 5493311, A & CA, 2116615, A & DE, 69418242, A	1-20
A	JP, 5-206888, A (NEC Corporation), 13 August, 1993 (13.08.93) (Family: none) page 3, Par. No. 12 to page 5, Par. No. 24	1-20
A	US, 5617105, A (NTT Mobile Communications Network, Inc), 01 April, 1997 (01.04.97), page 1, lines 23 to 25 & JP, 7-111414, A & EP, 650215, A	1-20

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not  
considered to be of particular relevance

"E" earlier document but published on or after the international filing  
date

"L" document which may throw doubts on priority claim(s) or which is  
cited to establish the publication date of another citation or other  
special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other  
means

"P" document published prior to the international filing date but later  
than the priority date claimed

"T" later document published after the international filing date or  
priority date and not in conflict with the application but cited to  
understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be  
considered novel or cannot be considered to involve an inventive  
step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be  
considered to involve an inventive step when the document is  
combined with one or more other such documents, such  
combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
14 March, 2000 (14.03.00)

Date of mailing of the international search report  
28 March, 2000 (28.03.00)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/07030

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 62-279704, A (NEC Corporation), 04 December, 1987 (04.12.87) (Family: none) page 2, upper right column, line 4 to page 3, upper right column, line 19	6-14, 16, 17, 19, 20
A	US, 5828348, A (QUALCOMM Incorporated), 27 October, 1998 (27.10.98), Full text; Figs.1-25 & WO, 97011507, A & AU, 7368396, A & FI, 971686, A & IL, 120716, A & BR, 9606654, A & CN, 1165588, A & JP, 10-509577, A	18-20

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup>. H01Q5/00, 1/38

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup>. H01Q1/00-25/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
日本国公開実用新案公報 1971-2000年  
日本国登録実用新案公報 1994-2000年  
日本国実用新案公報 1996-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P, 5-14040, A (日本電信電話株式会社) 22日, 1月, 1993年 (22.01.93) (ファミリーなし) 第2段落, 第7図	1-20
A	EP, 613209, A (NEC CORPORATION) 31日, 8月, 1994年 (31.08.94) 第2頁左欄第2行-第3頁左欄第9行 & J P, 6-252791, A & A U, 5646894, A & U S, 5493311, A & C A, 2116615, A & D E, 69418242, A	1-20

☒ C欄の続きにも文献が列举されている。

☐ パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日  
14.03.00

国際調査報告の発送日 28.03.00

国際調査機関の名称及びあて先  
日本国特許庁 (ISA/J P)  
郵便番号100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)  
吉村 伊佐雄



5 T 4 2 3 5

電話番号 03-3581-1101 内線 3568

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P, 5-206888, A (日本電気株式会社) 13日. 8月. 1993年 (13. 08. 93) (ファミリーなし) 第3頁第12段落-第5頁第24段落	1-20
A	US, 5617105, A (NTT Mobile Commun ications Network, Inc) 1日. 4月. 199 7年 (01. 04. 97) 第1頁第23行-第25行 & J P, 7-111414, A & E P, 650215, A	1-20
A	J P, 62-279704, A (日本電気株式会社) 4日. 12 月. 1987年 (04. 12. 87) (ファミリーなし) 第2頁右上欄第4行-第3頁右上欄第19行	6-14, 16, 17, 19, 20
A	US, 5828348, A (QUALCOMM Incor por ated) 27日. 10月. 1998年 (27. 10. 98) 全文, 第1-第25図 & WO, 97011507, A & AU, 7368396, A & FI, 971686, A & IL, 120716, A & BR, 9606654, A & CN, 1165588, A & J P, 10-509577, A	18-20